

数字电路

Digital Circuits

08_组合逻辑电路(2)

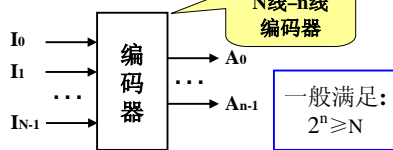
张俊霞
zjx@ustc.edu.cn

内容提纲

- 常用组合逻辑电路
 - 编码器
 - 译码器

编码器

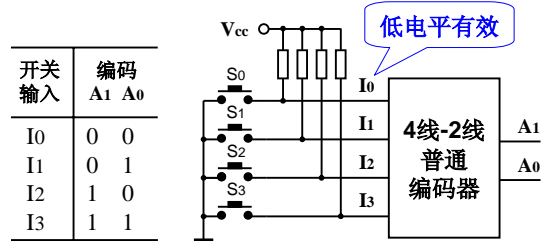
- 编码器：将一系列不同的有效输入信号，编制成不同的二进制代码输出



- 编码器分类：普通编码器和优先编码器
- 常见编码器：8线-3线编码器74x148，10线-4线(BCD)编码器74x147等

普通编码器

- 在任一时刻，只允许有一个输入信号是有效的
- 试设计4线-2线普通编码器，对4个开关输入编码



4线-2线普通编码器

真值表

I3	I2	I1	I0	A1	A0
1	1	1	0	0	0
1	1	0	1	0	1
1	0	1	1	1	0
0	1	1	1	1	1
其他				x	x

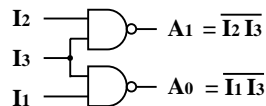
$$A1 = I0 \bar{I1} \bar{I2} I3 + I0 I1 \bar{I2} \bar{I3} = \bar{I2} + \bar{I3} = \bar{I2} \bar{I3}$$

$$A0 = I0 \bar{I1} I2 I3 + I0 I1 I2 \bar{I3} = \bar{I1} + \bar{I3} = \bar{I1} \bar{I3}$$

I3 I2	I1 I0			
	00	01	11	10
00	x	x	x	x
01	x	x	1	x
11	x	0	x	0
10	x	x	1	x

I3 I2	I1 I0			
	00	01	11	10
00	x	x	x	x
01	x	x	1	x
11	x	1	x	0
10	x	x	0	x

4线-2线普通编码器(续1)



- 编码器输出与输入I0无关
- 编码器的限制
 - 不能区分单个输入(I0)有效与无输入有效
 - 不能区分单个输入有效和多个输入同时有效

I3	I2	I1	I0	A1	A0
0	0	0	0	1	1
0	0	0	1	1	1
0	0	1	0	1	1
0	0	1	1	1	1
0	1	0	0	1	1
0	1	0	1	1	1
0	1	1	0	1	1
0	1	1	1	1	1
1	0	0	0	1	1
1	0	0	1	1	1
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	1	0	1
1	1	1	0	0	0
1	1	1	1	0	0

优先编码器

- 允许两个以上输入信号同时有效，对其中优先级最高的一个进行编码
- 例如，设计4线-2线优先编码器

真值表

I ₃	I ₂	I ₁	I ₀	A ₁	A ₀	G
0	0	0	0	x	x	0
x	x	x	1	0	0	1
x	x	1	0	0	1	1
x	1	0	0	1	0	1
1	0	0	0	1	1	1

优先权
高 ↑
低 ↓
高电平有效

存在有效输入时高电平



4线-2线优先编码器

I ₃ I ₂	I ₁ I ₀	00	01	11	10
00	00	x	0	0	0
01	01	1	0	0	0
11	11	1	0	0	0
10	10	1	0	0	0

$$A_1 = \overline{I_0} \overline{I_1}$$

$$A_0 = \overline{I_0} I_1 + \overline{I_0} \overline{I_2}$$

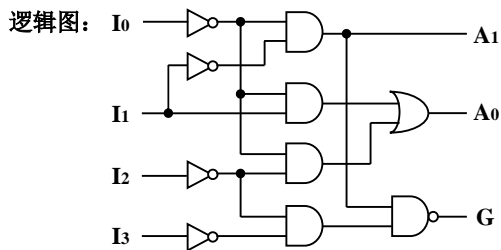
$$G = \overline{\overline{I_0} \overline{I_1} \overline{I_2} \overline{I_3}}$$

I ₃ I ₂	I ₁ I ₀	00	01	11	10
00	00	x	0	0	1
01	01	0	0	0	1
11	11	0	0	0	1
10	10	1	0	0	1

I ₃ I ₂	I ₁ I ₀	00	01	11	10
00	00	0	1	1	1
01	01	1	1	1	1
11	11	1	1	1	1
10	10	1	1	1	1

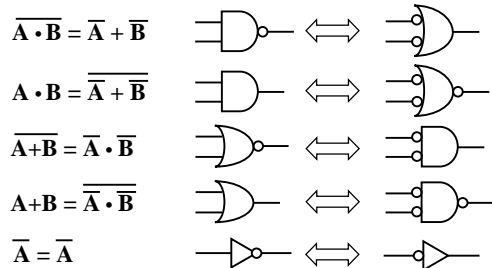
4线-2线优先编码器(续)

逻辑式: $A_1 = \overline{I_0} \overline{I_1}$ $A_0 = \overline{I_0} I_1 + \overline{I_0} \overline{I_2}$ $G = \overline{\overline{I_0} \overline{I_1} \overline{I_2} \overline{I_3}}$

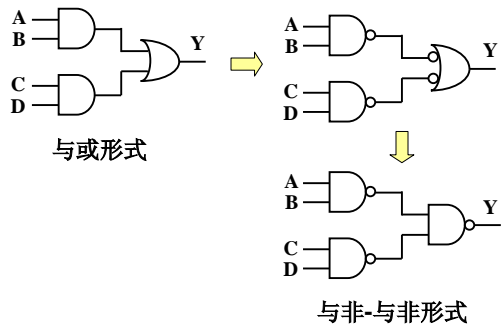


逻辑电路等效变换

- 利用逻辑门等效符号，可实现对逻辑电路进行变换，以减少使用门电路的种类



示例—逻辑电路等效变换

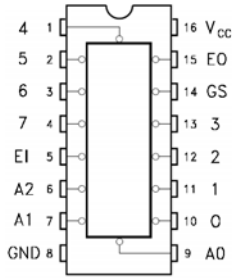


74x148

- 8-Line-to-3-Line Priority Encoder, 8线-3线优先编码器
- 将8个输入信号按优先级编码，输出3位二进制代码
- 通过多片级联应用，可以对多于8个输入信号进行优先级编码

74x148引脚定义

- 0~7: 待编码输入信号, 优先级递增, 即7优先级最高, 0最低
- A2~A0: 输出二进制反码, A2为最高有效位
- GS: 扩展输出
- EI: 使能输入
- EO: 使能输出
- Vcc、GND: 电源和地



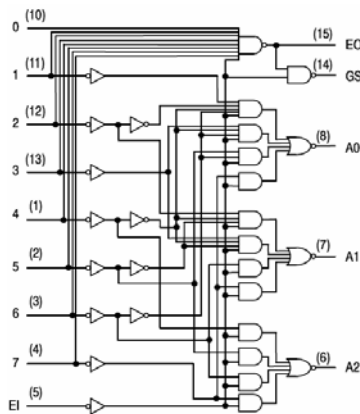
引脚加小圈表示低电平有效, 不加小圈表示高电平有效

74x148真值表

		INPUTS								OUTPUTS				
EI	0	1	2	3	4	5	6	7	A2	A1	A0	GS	EO	
H	x	x	x	x	x	x	x	x	H	H	H	H	H	
L	H	H	H	H	H	H	H	H	H	H	H	H	L	
L	x	x	x	x	x	x	x	L	L	L	L	L	H	
L	x	x	x	x	x	x	L	H	L	L	L	L	H	
L	x	x	x	x	L	H	H	H	L	H	L	L	H	
L	x	x	L	H	H	H	H	H	H	L	L	L	H	
L	x	L	H	H	H	H	H	H	H	L	L	L	H	
L	L	H	H	H	H	H	H	H	H	H	L	L	H	

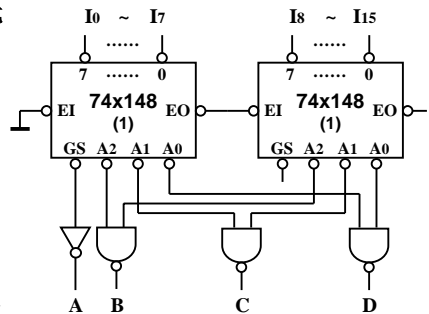
74x148逻辑图

- 若EI无效, 则所有输出均无效
- 若EI有效且0~7均无效, 则EO有效
- 若EI有效且0~7中存在有效, 则GS和A2~A0有效

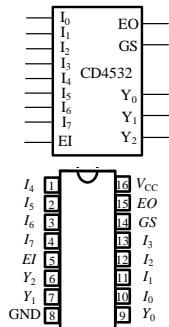


74x148扩展应用

- 16线-4线优先编码器
- 16个输入信号I₀~I₁₅, 低电平有效, I₀优先级最高
- 输出4位反码ABCD, A为最高位



8线-3线优先编码器CD4532



		输入								输出				
EI	I ₇	I ₆	I ₅	I ₄	I ₃	I ₂	I ₁	I ₀	Y ₂	Y ₁	Y ₀	GS	EO	
L	x	x	x	x	x	x	x	x	L	L	L	L	L	
H	L	L	L	L	L	L	L	L	L	L	L	L	H	
H	H	x	x	x	x	x	x	x	H	H	H	H	L	
H	L	H	x	x	x	x	x	x	H	L	L	L	L	
H	L	L	H	x	x	x	x	x	H	L	L	H	L	
H	L	L	L	H	x	x	x	x	L	H	H	L	L	
H	L	L	L	L	H	x	x	x	L	L	H	L	L	
H	L	L	L	L	L	H	x	x	L	L	H	H	L	
H	L	L	L	L	L	L	H	L	L	L	H	L	L	

译码器

- 译码是编码的逆过程, 即将二进制代码翻译成对应的输出高、低电平信号
- 常见译码器
 - 二进制译码器74x138、74x139
 - 二-十进制译码器74x42
 - 显示译码器74x47等

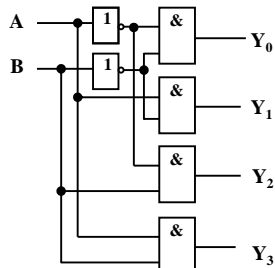
2线-4线译码器

- 设输出高电平有效

B	A	Y ₀	Y ₁	Y ₂	Y ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$\begin{aligned} Y_0 &= \overline{B} \overline{A} = m_0 \\ Y_1 &= \overline{B} A = m_1 \\ Y_2 &= B \overline{A} = m_2 \\ Y_3 &= B A = m_3 \end{aligned}$$

最小项译码



若输出低电平有效?

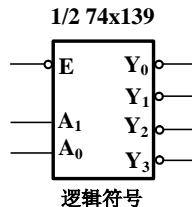
双2线-4线译码器74x139

- 简称2-4译码器

- E: 使能输入, 低电平有效

- Y₀~Y₃: 译码输出, 低电平有效

真值表



逻辑符号

E	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃
H	×	×	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

3线-8线译码器74x138

- 简称3-8译码器

- A₂~A₀: 待译码输入信号

- A₂为最高位, A₀为最低位

- Y₀~Y₇: 译码输出信号

- 低电平有效

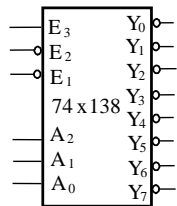
- 最多只有一个有效

- E₁~E₃: 使能输入信号

- 同时有效时才译码

- E₁、E₂低电平有效

- E₃高电平有效



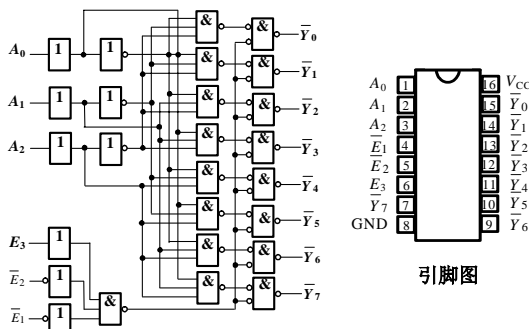
逻辑符号

74x138真值表

E ₃	E ₂	E ₁	A ₂	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
×	H	×	×	×	×	H	H	H	H	H	H	H	H
×	×	H	×	×	×	H	H	H	H	H	H	H	H
L	×	×	×	×	×	L	H	H	H	H	H	H	H
H	L	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	L	H	H	H	H	H	L	H	H	H	H
H	L	L	H	L	L	H	H	H	H	L	H	H	H
H	L	L	H	L	H	H	H	H	H	H	L	H	H
H	L	L	H	H	L	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L
H	L	L	H	H	H	H	H	H	H	H	H	H	L

$$Y_i = \overline{E_3} \overline{E_2} \overline{E_1} m_i, (i = (A_2 A_1 A_0)_2 = 0 \sim 7)$$

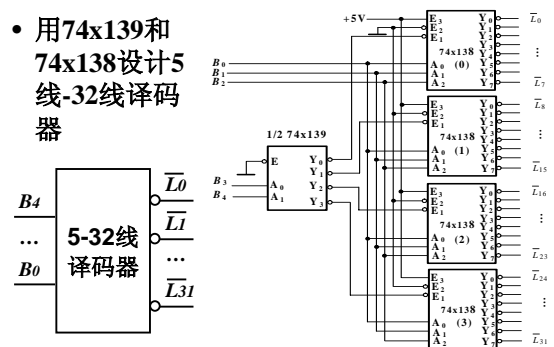
74x138逻辑图



引脚图

译码器扩展应用

- 用74x139和74x138设计5线-32线译码器



译码器实现逻辑函数

- 用74x138实现逻辑函数 $F = \bar{A}B + AC$

$$Y_i = \overline{E_3 E_2 E_1} m_i$$

$(i = (A_2 A_1 A_0)_2 = 0 \sim 7)$

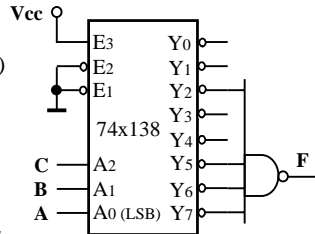
当 $E_3 E_2 E_1 = 100$ 时

$$Y_i = \overline{m_i}$$

若 $A_2 A_1 A_0 = CBA$, 则

$$F = m_2 + m_5 + m_6 + m_7$$

$$= \overline{Y_2 Y_5 Y_6 Y_7}$$

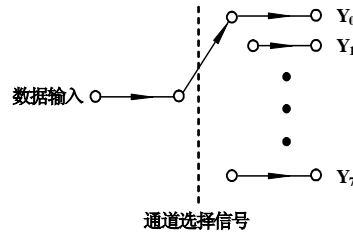


如果 $A_2 A_1 A_0 = ABC$?

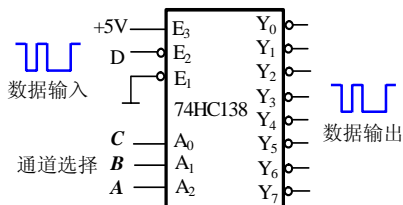
译码器实现数据分配器

- 数据分配器: 实现数据分配功能的逻辑电路

在通道选择信号的作用下, 将数据分时送到多个不同的通道上去, 相当于多输出的单刀多掷开关



74x138实现数据分配器



$$Y_i = \overline{D} m_i, (i = (ABC)_2 = 0 \sim 7)$$

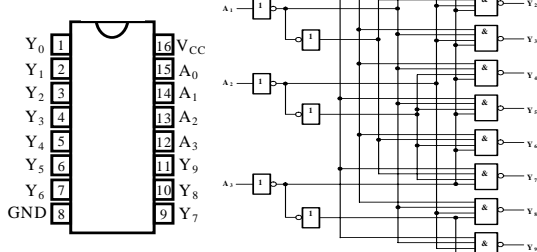
当 $ABC = 011$ 时, $Y_i = \begin{cases} D, & i = 3 \\ 1, & i = 0 \sim 2, 4 \sim 7 \end{cases}$

74x138实现数据分配器(续)

输入						输出							
E_3	E_2	E_1	A_2	A_1	A_0	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
H	D	L	L	L	L	D	H	H	H	H	H	H	H
H	D	L	L	L	H	H	D	H	H	H	H	H	H
H	D	L	L	H	L	H	H	D	H	H	H	H	H
H	D	L	L	H	H	H	H	H	D	H	H	H	H
H	D	L	H	L	L	H	H	H	H	D	H	H	H
H	D	L	H	L	H	H	H	H	H	H	D	H	H
H	D	L	H	H	L	H	H	H	H	H	H	D	H
H	D	L	H	H	H	H	H	H	H	H	H	H	D

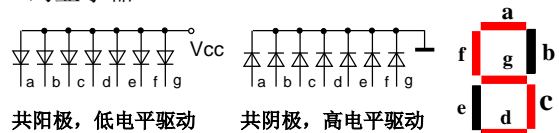
二-十进制译码器74x42

- 将8421BCD码译成10个状态输出



显示译码器

- 七段数码管: 由七个发光二极管组成的数码显示器



- 七段显示译码器

将BCD代码翻译成数码管所需的驱动信号
- 常见有74x48, 74x248, 74x4511等