Chap.4. 金半接触

金属功函数 $W_m = E_0 - (E_F)_m$　半导体电子亲和能 $\chi = E_0 - E_c$，$W_s = E_0 - (E_F)_s$

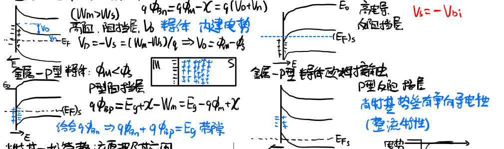
χ 称为电子亲和能(亲和力)，表示要使半导体导带底电子逸出体外所需最小能量

$W_s = \chi + E_n$，$E_n = E_c - (E_F)_s$　能带不弯曲时，半导体功函数等于电子亲和能加上费米能级到导带底的能量差　$E_n = kT \ln \frac{N_c}{N_d}$　半导体功函数与掺杂浓度相关

$(E_F)_s - (E_F)_m = W_m - W_s$　接触电势差：$V_{ms} = V_m - V_s' = \frac{W_s - W_m}{q}$ ＝半导体表面与内部电势差

金半接触类型：　肖特基势垒 $\phi_{SB} = \phi_{Bn}$：金属端电子跃迁到导带需要经历的势垒

金属－n型半导体：$\phi_m > \phi_s$　　金属n型半导体 $\phi_m > \phi_s$　V_s：半导体表面与内部电势差



$(W_m > W_s)$　$q\phi_{Bn} = q\phi_m - \chi = q(V_0 + V_n)$　高阻，阻挡层，V_0 半导体 内建电势

$V_D = -V_s = (W_m - W_s)/q \Rightarrow V_0 = \phi_m - \phi_s$　　$V_s = -V_{bi}$　高电导，反阻挡层

金属－P型半导体：$\phi_m < \phi_s$　P型阻挡层　$q\phi_{Bp} = E_g + \chi - W_m = E_g - q\phi_m + \chi$

综合 $q\phi_{Bn} \Rightarrow q\phi_{Bn} + q\phi_{Bp} = E_g$ 带隙

金属－P型半导体欧姆接触　P型反阻挡层　肖特基势垒有单向导电性（整流特性）

肖特基二极管整流原理及其应用

偏压正负加在金属上正/负电压 V_a

正偏压 V_a：半导体一侧势垒降低，使半导体中电子更易流向金属，更大正向电流，$q(V_{bi} - V_a)$

反向偏压：势垒高度 $q(V_{bi} + V_a)$　势垒提高阻挡电子由半导体向金属移动，金属向半导体的电流占主导很小，总反偏电流很小

假设耗尽近似：
- 忽略半导体的空穴浓度 $p=0$
- 在 $x=0$ 到 $x=x_n$ 半导体表面势的范围 $n=0$
- $x > x_n$ 时 $n = N_d$（完全电离）
- 在空间电荷区总电荷为 $Q = qN_d x_n A$

$\frac{dE}{dx} = \frac{\rho(x)}{\varepsilon_s}$ ← $\rho(x) = qN_d$　由于 $x = x_n$ 处 $E=0$ $(E(x_n)=0)$

$\Rightarrow E(x) = -\frac{qN_d}{\varepsilon_s}(x_n - x)$，$V(x) = -\frac{qN_d}{2\varepsilon_s}(x_n - x)^2$　令 x_n 处 $V=0$

表面势 $\phi_i = \phi_m - \phi_s = \frac{qN_d}{2\varepsilon_s}x_n^2 = V(x_n) - V(0)$

$x_n = \sqrt{\frac{2\varepsilon_s \phi_i}{qN_d}}$　接触电势差 $|\phi_i|$ ＝表面势 $|V_s|$

半导体表面耗尽区宽度 $W = \sqrt{\frac{2\varepsilon_s(V_{bi}+V)}{qN_d}}$　正偏减，反偏加

单位面积电荷量 $Q_{sc} = qN_dW$

单位面积耗尽区电容 $C = \frac{\partial Q_{sc}}{\partial V} = \sqrt{\frac{qN_d\varepsilon_s}{2(V_{bi}+V)}}$

非理想因素：

①界面态：接触面产生晶体缺陷，对应大量能量状态称作界面态，起施主or受主作用

中性能级：距价带顶 $q\phi_0$，其下完全被电子占据，其上表面态空出，净面电荷为0，表面态呈中性

$q\phi_0$ 约为 $\frac{1}{3}E_g$

- 施主型：$q\phi_0 > E_F$：此时电子从表面向体内移动，表面净电荷为正
- 受主型：$q\phi_0 < E_F$：此时电子从体内向表面移动，表面净电荷为负

金－n，$W_m > W_s$：

若表面有表面态 $E_F > q\phi_0 \Rightarrow$ 表面带负电，相应在半导体表面附近(体内)有等量正电荷(空间电荷区)

未接触时能带已弯曲，E_F 下移接近 $q\phi_0$

则不考虑表面态 → 考虑：

$W_s = \chi + E_n \longrightarrow W_s = \chi + qV_{bi} + E_n$

Q_m：金属表面负电荷　Q_d 半导体正电荷　Q_{ss} 表面态表面电荷(负)

考虑表面态后，半导体正电荷 Q_d 增加，空间电荷区 W 变宽，能带弯曲增加，$q\phi_{Bn}$ 增加

相当于 E_{Fs} 下降，E_F 更接近中性能级

钉扎效应：表面态电荷有负反馈效应，它使 E_F 与 $q\phi_0$ 接近，若表面态密度很大，表面会积累很多负电荷，能带弯曲更剧烈，足够多表面态负电荷 ⇒ 费米能级被锁定在 $q\phi_0$

- 表面态密度足够高，也就是有足够多的受主表面态接受电子

$q\phi_0 < E_F$，则形成从体内指向表面的电场，该电场使电子受到电场力和扩散力相等

表面态密度很高，当电子由半导体流向金属时，受主表面态能提供足够多的电子给金属，其本身电子填充水平无变化，此时电子不再由半导体体内提供，相当于表面态屏蔽金属接触的影响 ⇒ 半导体势垒 V_{bi} 接触前后仅与表面态有关

高态密度：$qV_{bi} = E_g - E_n - q\phi_0 = E_{Fs} - E_v - q\phi_0$ ⇒ 表面势垒 qV_{bi} 在接触前后不变

$W_s = \chi + qV_{bi} + E_n = \chi + E_{Fs} - E_v + E_n - q\phi_0 = \chi + E_g - q\phi_0$

无表面态：W_s 与费米能级有关，有表面态 W_s 与费米能级无关　费米能级钉扎效应：

当表面态密度很大时，E_F 被表面态钉扎，费米能级位置由表面态决定，与半导体掺杂无关

$q\phi_{SB} = q\phi_{Bn} = W_s - \chi = E_g - q\phi_0$　与金属 W_m 无关

肖特基效应：(镜像力效应)

外加偏压时，半导体中会有载流子(电子、空穴)的运动，这些载流子在金属中形成等量相反极性的电荷 ⇒ 镜像电场力、电势、电势能　镜像力电场

镜像力效应使实际测量的肖特基势垒高度偏离其理论值

距金属表面距离 x 的电子与其感应的 $-x$ 处正电荷间库仑力 $F = -\frac{e^2}{4\pi\varepsilon_s(2x)^2} = -e\xi$

电子势能变化等于把电子从 x 位置移到无穷远处的过程中电场力所做功

$e\phi(\infty) - e\phi(x) = e\int_x^\infty \xi\, dx$　假定 ∞ 处 $\phi(\infty) = 0$

$\Rightarrow -e\phi(x) = -\frac{e^2}{16\pi\varepsilon_s x}$　由于半导体与金属接触时耗尽层还有电场，则势能表示为

$-e\phi(x) = -\frac{e^2}{16\pi\varepsilon_s x} - eEx$ ⇒ 使势垒降低

金属中电子更易发射至半导体

最大势能的位置 $x_m = \sqrt{\frac{e}{16\pi\varepsilon_s E}}$　势垒降低：$e\Delta\phi = e\phi(x_m) = e\sqrt{\frac{eE}{4\pi\varepsilon_s}}$

镜像力使肖特基势垒高度降低的前提：金属表面附近半导体要有电子存在(或价带有空穴)　因此在测量势垒高度时，若所有方法与电子(或空穴)在金半间输运有关，所得结果是 $e\phi - e\Delta\phi$　若测量方法只与耗尽层的空间电荷区有关而不涉及电子输运，则测量结果不受镜像力影响

M-S 是多子器件，其输运特性主要由电子决定。

阻挡层是个高阻区域，因此电压主要降落在阻挡层上

伏安特性：电子怎样越过势垒：Step1. 从半导体内部穿过耗尽区 → {扩散, 漂移}

势垒宽度 $x_d \gg l_n$　Step2. 越过界面发射到金属 → 由电子速率决定

两种模型 {Schottky 扩散理论：势垒区较厚，主要正向电流主要因素，电子扩散 ; $x_d \ll l_n$ Bethe 热电子发射理论：载流子迁移率高，电子能否通过取决于势垒高度}

l_n：电子平均自由程。

扩散理论：$x_d \gg l_n$

计算流过势垒的电流时，同时考虑漂移 & 扩散

设 $x=0$，$x = x_d$ 处载流子浓度不受电流流动的影响，$J = qn\mu_n E + qD_n\frac{dn}{dx}$

$J = J_{SD}\cdot\left[\exp\left(\frac{qV}{kT}\right) - 1\right]$

$J_{SD} = \sigma\sqrt{\frac{2qN_d}{\varepsilon_s}(V_D - V)}\cdot\exp\left(-\frac{qV_0}{kT}\right)$

$\sigma = q\cdot\mu_n\cdot n_0$

适用于势垒宽度 >> 电子平均自由程

低载流子半导体

热电子发射理论，热载流子二极管

热电子：电子运动到势垒顶向金属发射时能量比金属电子高出 $q\phi_{Bn}$，进入金属后碰撞放出多余能量，由于他们等效温度高于金属中电子，把电子看作热的，$x_d \ll l_n$

高迁移率半导体适用热电子发射

基本假设：$q\phi_{Bn} \gg kT$

在决定发射的平面已建立热平衡 → 算界面 n

净电流的存在不影响已建立的平衡 → {金→半 J_{sm}, 半→金 J_{ms}}

势垒形状不重要，高度重要

$J = J_{ST}\cdot\left[\exp\left(\frac{qV}{kT}\right) - 1\right]$

$J_{ST} = \left(\frac{4\pi q m_n^* k^2}{h^3}\right)T^2\exp\left(-\frac{q\phi_{Bn}}{kT}\right)$

有效理查德常数 $R^* = \frac{4\pi m_n^* qk^2}{h^3}$

R：向真空，自由电子 $m^* = m_0$　$A/(cm^2\cdot K^2)$　$R^* = 120\frac{m^*}{m_0}$

理查德森－杜师曼方程

$J = J_{ST}\left[\exp\left(\frac{qV}{nkT}\right) - 1\right]$，$J_{ST} = R^*\cdot T^2\cdot\exp\left(-\frac{q\phi_{Bn}}{kT}\right)$　n为理想因子，由非理想效应引起

镜像力作用：ϕ_{Bn} 换为 $\phi_{Bn} - \Delta\phi$ 即可

少子电流：$I_p = I_{p0}\left[\exp\left(\frac{qV}{kT}\right) - 1\right]$，$I_{p0} = \frac{qAD_pN_cN_v}{N_dL_p}\exp\left(-\frac{E_g}{kT}\right)$

区别：J_{SD} 与外加电压相关，与 V_0 相关，实际不饱和

J_{ST} 与外加电压无关，与 ϕ_{Bn} 相关，J_{ST} 更依赖于温度

扩散：求解通过泊松方程　热电子：计算具有高于势垒导带中电子个数

肖特基二极管与PN结二极管的对比

PN结：$J = J_s\left[\exp\left(\frac{qV}{kT}\right) - 1\right]$　肖特基：$J = J_{ST}\left[\exp\left(\frac{qV}{kT}\right) - 1\right]$　形式相同，单向导电性

但 J_s 与 J_{ST} 有数量级上的差别

J_s：少子扩散　J_{ST}：多子发射

同样面积 多子电流远高于少子电流，相同势垒高度：反向饱和电流 SBD > PN二极管

同样电流，肖特基上正向压降比PN结上低的多

正向导通电压 SBD < PN结二极管

PN结二极管：P区注入N区空穴或由N区注入P区的电子，少子先积累，再靠扩散运动成电流　注入的非平衡载流子积累称电荷存储效应，存在扩散电容，电容大，随正向电压变化，由于电荷存储效应，正向偏压突然转换时，存储的少子不能立即去除，开关速度受少子存储效应限制　扩散电容影响整流效应

肖特基二极管：半导体中多子进入金属形成的电流，少子空穴电流与总电流比率极小　金属与N型半导体接触时，从半导体越过界面进入金属的电子并不发生积累，而是直接成为漂移电流流走，没有少子存储，所以其频率特性不受电荷存储效应限制，只受RC时间常数限制

肖特基二极管：高频和快速开关应用理想，皮秒数量级 vs. PN：纳秒数量级

↳①更高工作频率 & 开关速度　②大的反向饱和电流　③低正向导通电压　④更稳定温度特性

欧姆接触：零偏下微分电阻 $R_c = \left(\frac{\partial J}{\partial V}\right)^{-1}_{V=0}$（接触电阻）

实际中主要利用隧穿效应制造欧姆接触，掺杂浓度很高，则势垒区变得很薄，电子会通过隧穿效应产生相当大的电流，当隧穿的接触电阻很小，作欧姆接触　隧穿概率：$P = \exp\left\{-\frac{2}{\hbar}\left(\frac{m^*\varepsilon_s}{N_D}\right)^{1/2}(V_D - V)\right\}$　$N_D \uparrow$ $P\uparrow$　$R_c \propto \exp\left(\frac{2}{\hbar}(m^*\varepsilon_s)^{1/2}\frac{V_D}{N_D^{1/2}}\right)$

掺杂较低，R_c 由势垒高度决定

结型场效应晶体管 JFET：

通过外加栅极电压来改变栅结空间电荷区的宽度从而控制沟道导电能力的一种场效应器件

由电压控制的电阻，工作时只有一种载流子(多数载流子)，是单极型器件

制造工艺：①外延扩散工艺：• 采用重掺杂P型衬底 • 在P衬底上外延生长轻掺杂的N型层 • 上部重掺杂P层通过N型外延层中扩散硼形成的（标准平面外延工艺）

②双扩散工艺：通过扩散形成沟道和上栅极

沟道掺施主杂质，沟道由电子传输，N沟道JFET，电子迁移率比空穴高 ⇒ N沟道JFET优先

工作原理：①PN结加反向偏压(栅)　②空间电荷区向沟道内扩展，耗尽层中载流子耗尽　③沟道截面积减小　④沟道电导减小　⑤源漏之间电流受栅压调制(场效应)

沟道夹断：V_D 增加，$x=L$ 处空间电荷区连通，首先在 $x=L$ 夹断，随漏电压↗夹断点向源端移动，夹断后夹断点向左移动，但夹断电位 V_p 为常数，沟道电阻也不变，⇒ 饱和漏电流　对于连通的空间电荷区，电子进去在电场作用下被扫入漏极接触区，$\Delta L \ll L$ ⇒ 恒定电流源

多子器件，抗辐射能力强，散粒噪声，而复合噪声弱，噪声低

JFET I-V特性：

基本假设：①单边突变结　②沟道内载流子均匀无内建电场，无扩散　③ μ 为常数　④忽略有源区以外源漏区以及接触上的电压降，沟道长度L

⑤二维问题简化一维　⑥长沟道近似

耗尽层宽度 $W = \sqrt{\frac{2\varepsilon_s(V_{bi} - (V_G - V(x)))}{qN_d}}$　$V(x)$，V_G 均加在反偏结上电压

$V_G - V(x)$ 是加在 P^+N 结上的电压

y方向沟道总宽 $2a$ ⇒ 夹断时 $W = a$

定义 $V(x) - V_G$ 为夹断电压 V_p，$V_p + V_{bi} = \frac{qa^2N_d}{2\varepsilon_s} = V_{p0}$

V_{p0}：夹断电压与内建电势之和；内夹断电压

内夹断电压 V_{p0} 仅由器件材料参数和结构决定与外加电压无关，给定器件，V_{p0} 确定，夹断电压 V_p 也与外加电压无关，固定不变

漏极电流 $I_D = A\cdot q\cdot n\cdot\mu_n E = 2Z[a - W]\cdot q\cdot N_d\mu_n\left(-\frac{dV}{dx}\right)$

两边积分 $\int_0^L \cdots \int_0^{V_D}$　$V_{p0} = \frac{qa^2N_d}{2\varepsilon_s}$

$\Rightarrow I_D = -\frac{2aqN_d\mu_n Z}{L}\left\{V_D - \frac{2}{3}\sqrt{\frac{1}{V_{p0}}}\left[(V_D + V_{bi} - V_G)^{3/2} - (V_{bi} - V_G)^{3/2}\right]\right\}$

负号表示沿 $-x$ 方向，漏→源

肖克莱模型 $G_0 = \frac{2aqN_d\mu_n Z}{L}$：无耗尽层的电导(冶金学电导)，沟道开启，是最大电导，该模型描述夹断前 I_D 与 V_D 和 V_G 的函数关系

线性区 V_D 小　$I_D = G_0\left(1 - \sqrt{\frac{V_{bi} - V_G}{V_{p0}}}\right)V_D$ ⇒ V_G 定，⇒ I_D 与 V_D 线性关系

栅极 V_G 与漏极 V_D 都对沟道夹断起作用

夹断电压 V_p ＝夹断处 $V(x) - V_G$　$\{V_p = V_{DS} - V_G;\ V_p + V_{bi} = V_{p0};\ V_{DS} - V_G = V_{p0} - V_{bi}\}$

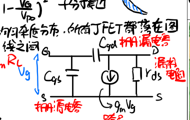
饱和区：若刚好夹断 $V(L) = V_{DS}$

$I_{DS} = G_0\left(\frac{2}{3}\sqrt{\frac{V_{bi} - V_G}{V_{p0}}} - 1\right)(V_{bi} - V_G) + \frac{1}{3}G_0V_{p0}$

最大饱和电流 I_{DSS}：(取 $V_G = 0$) 时漏极饱和电流

半经验平方律：$I_{DS} = I_{DSS}\cdot\left(1 - \frac{V_G}{V_p}\right)^2$　十分接近

y方向任意非均匀杂质分布，所有JFET都落在图中所示两条曲线之间



电压增益 $K_v = g_m R_L$

线性区漏极导纳：$g_{dl} = G_0\left(1 - \sqrt{\frac{V_{bi} - V_G}{V_{p0}}}\right) = \frac{\partial I_D}{\partial V_D}$

饱和区跨导 = 线性漏极导纳，g_m 标志JFET放大能力　$2ZL\frac{\varepsilon_s}{W}$

$g_m = \frac{\partial I_{DS}}{\partial V_G} = G_0\left(1 - \sqrt{\frac{V_{bi} - V_G}{V_{p0}}}\right)$

栅极总电容：$C_G = 4Z\cdot L\cdot\frac{\varepsilon}{a}$（夹断）　$W = \frac{a}{2}$

JFET截止频率 $f_{c0} = \frac{V_{p0}\cdot\mu_n}{2\pi L^2} = \frac{G_0}{2\pi C_G}$

增益下降到1，即不能再放大输入信号时的最高工作频率

f_{c0} 由 V_{p0}，μ，L 决定（高迁移率，短沟道长度）

MESFET 基本结构

在半绝缘 GaAs 衬底上外延生长一层N型GaAs 用蒸发的方法在N型外延层表面沉积不同金属，形成肖特基势垒电极 + 源漏欧姆接触

原理与JFET类似，把PN结换成肖特基结

截止频率：$f_{c0} = \frac{V_{p0}\cdot\mu_n}{\pi L^2}$

金半接触工艺允许MESFET达微米级，有利于提高器件的开关速度和工作频率

GaAs电子迁移率为硅的6倍 ⇒ 高频应用

①常开型：$V_G = 0$ 时，耗尽层没有到达半绝缘衬底，在N-GaAs上存在导电沟道，要使沟道夹断需给耗尽层加负栅压（耗尽型）

②常关型：$V_G = 0$ 时，肖特基势垒的耗尽区完全N型GaAs外延层达到绝缘衬底 ⇒ 不能形成导电沟道，在耗尽层上加正偏压才能形成导电（增强型）

JFET 与MESFET都有4种类型：

N沟道耗尽型、P沟道增强型，

N沟道增强型　P沟道耗尽型

实际沟道电导，$G = \frac{a - W}{a}G_0$　或 $G = G_0\left(1 - \sqrt{\frac{V_{bi}}{V_{p0}}}\right)$

MESFET 的I-V特性与JFET基本相同

A由 $2Z[a - W(x)]$ 变为 $Z[a - W(x)]Z$，G_0 是JFET一半

补MOSFET：

非0漏电导 g_D，考虑沟道长度调制效应

L_{eff} 代替 L　计算 I_{Dsat}

无短沟道效应，漏电导为0.

有短沟道效应：

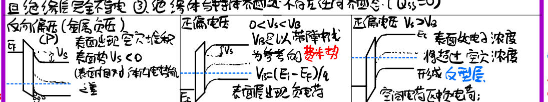
$g_{Dsat} = \frac{\partial I_{Dsat}}{\partial V_{DS}}\Big|_{V_{GS}} = I_{Dsat}\cdot\frac{1}{L_{eff}}\cdot\frac{\Delta L}{\Delta V_{DS}}$

Chap.5. MOSFET.

MOS电容不同状态下能带图及表面电荷状态，强反型状态的判定条件，注意N型和P型变种

氧化层厚度 t_{ox}　介电常数 ε_{ox}　金属称栅电极，半导体作衬底材料，氧化物为绝缘栅介质

理想条件：①金属与半导体功函数差为0 ($q\phi_{ms} = 0$)　②绝缘层内没有任何电荷 $Q_{ox} = 0$ 且绝缘层完全不导电　③绝缘体与半导体界面处不存在任何界面态 ($Q_{ss} = 0$)



n_D^+ 电离施主浓度　P_A^-：电离受主浓度，P_p：x处空穴浓度，n_p

泊松方程：$\frac{d^2V}{dx^2} = -\frac{\rho(x)}{\varepsilon_0\varepsilon_{rs}}$　ε_{rs} 是半导体相对介电常数　$\rho(x) = q(n_D^+ - P_A^- + P_p - n_p)$

$n_D^+ = n_{p0}$，$P_A^- = P_{p0}$，$P_p = P_{p0}\exp\left(-\frac{qV}{kT}\right)$，$n_p = n_{p0}\exp\left(\frac{qV}{kT}\right)$

求解得 $E^2 = \left(\frac{2k_0T}{q}\right)^2\left(\frac{q^2P_{p0}}{2\varepsilon_0\varepsilon_{rs}kT}\right)\left\{\left[\exp\left(-\frac{qV}{kT}\right) + \frac{qV}{kT} - 1\right] + \frac{n_{p0}}{P_{p0}}\left[\exp\left(\frac{qV}{k_0T}\right) - \frac{qV}{k_0T} - 1\right]\right\}$

引入德拜长度 $L_D = \left(\frac{\varepsilon_0\varepsilon_{rs}k_0T}{q^2P_{p0}}\right)^{\frac{1}{2}}$ 在特定条件下为常数

引入 $F\left(\frac{qV}{kT}, \frac{n_{p0}}{P_{p0}}\right) = \left\{\left[\exp\left(-\frac{qV}{kT}\right) + \frac{qV}{kT} - 1\right] + \frac{n_{p0}}{P_{p0}}\left[\exp\left(\frac{qV}{kT}\right) - \frac{qV}{kT} - 1\right]\right\}^{\frac{1}{2}}$

F函数为表面电场E与表面电势V的关系主要影响因素

$E = \pm\frac{\sqrt{2}k_0T}{qL_D}F\left(\frac{qV}{k_0T}, \frac{n_{p0}}{P_{p0}}\right)$　规定电场方向从金属指向半导体为正 {$V > 0$ 取＋号；$V < 0$ 取负号}

表面面电荷密度 $Q_s = -\varepsilon_0\varepsilon_{rs}E_s$

电容 $C_s = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\frac{\left\{\left[-\exp\left(-\frac{qV_s}{kT}\right) + 1\right] + \frac{n_{p0}}{P_{p0}}\left[\exp\left(\frac{qV_s}{k_0T}\right) - 1\right]\right\}}{F\left(\frac{qV_s}{kT}, \frac{n_{p0}}{P_{p0}}\right)}$

多子堆积：$V_G < 0$，$V_s < 0$，$V < 0$

$F = \exp\left(-\frac{V_s}{2k_0T}\right)$

$E = -\frac{\sqrt{2}k_0T}{qL_D}\exp\left(-\frac{V_s}{2k_0T}\right)$

$C = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\cdot\exp\left(-\frac{qV_s}{2k_0T}\right)$

平带：$V_G = 0$，$V_s = 0$，$E_s = Q_s = 0$，$F = 0$

$C_s = \frac{\varepsilon_0\varepsilon_{rs}}{L_D}\cdot\frac{\left[1 - \frac{qV_s}{2kT} + \frac{n_{p0}}{P_{p0}}\left(1 + \frac{qV_s}{2k_0T}\right)\right]}{\left(1 + \frac{n_{p0}}{P_{p0}}\right)^{\frac{1}{2}}}$

$V_s = 0$ ⇒ $C_{FB} = \frac{\varepsilon_0\varepsilon_{rs}}{L_D}\left(1 + \frac{n_{p0}}{P_{p0}}\right)^{\frac{1}{2}}$

P型：$C_{FB} = \frac{\varepsilon_0\varepsilon_{rs}}{L_D}$

耗尽状态：$V_G > 0$，$0 \le V_s \le V_B$，$F = \left(\frac{qV_s}{kT}\right)^{\frac{1}{2}}$

$C_s = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\cdot\frac{1}{\left(\frac{qV_s}{k_0T}\right)^{\frac{1}{2}}}$，代入 L_D

又：$P_{p0} = N_A$

⇒ $C_s = \left(\frac{N_A\cdot q\cdot\varepsilon_0\varepsilon_{rs}}{2V_s}\right)^{\frac{1}{2}}$

也可用耗尽层近似计算

弱反型：$V_B < V_s < 2V_B$

$V_B = \frac{kT}{q}\ln\left(\frac{N_A}{n_i}\right)$

一旦出现强反型，表面耗尽层宽度达极大值 X_{dm}，不再随外加电压增加而增加

反型层中电子屏蔽外电场作用

临界：$V_s = 2V_B$

$P_{p0} = n_i\exp\left(\frac{qV_B}{kT}\right)$　$n_{p0} = n_i\exp\left(-\frac{qV_B}{kT}\right)$

$\frac{n_{p0}}{P_{p0}} = \exp\left(-\frac{qV_s}{kT}\right)$，$F = \left\{\frac{qV_s}{kT}\left[1 - \exp\left(-\frac{qV_s}{kT}\right)\right]\right\}^{\frac{1}{2}}$

$Q_s = -(4\varepsilon_0\varepsilon_{rs}N_AV_B)^{\frac{1}{2}}$

$E = \frac{\sqrt{2}k_0T}{qL_D}\left(\frac{qV_s}{kT}\right)^{\frac{1}{2}}$

深耗尽：$V_s \gg 2V_B$

$F = \left(\frac{n_{p0}}{P_{p0}}\right)^{\frac{1}{2}}\exp\left(\frac{qV_s}{2k_0T}\right)$

$E_s = \left(n_s\cdot\frac{2k_0T}{\varepsilon_0\varepsilon_{rs}}\right)^{\frac{1}{2}}$，$n_s = n_{p0}\cdot\exp\left(\frac{qV_s}{k_0T}\right)$

$Q_s = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\left(\frac{n_s}{P_{p0}}\right)^{\frac{1}{2}}$

$C_s = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\left(\frac{n_s}{P_{p0}}\right)^{\frac{1}{2}}$

$V_s = \frac{qN_AX_d^2}{2\varepsilon_0\varepsilon_{rs}}$，$V_B = \frac{kT}{q}\ln\left(\frac{N_A}{n_i}\right) \Rightarrow X_{dm} = \left(\frac{4\varepsilon_0\varepsilon_{rs}V_B}{qN_A}\right)^{\frac{1}{2}} = \left[\frac{4\varepsilon_0\varepsilon_{rs}k_0T}{q^2N_A}\cdot\ln\left(\frac{N_A}{n_i}\right)\right]^{\frac{1}{2}}$

深耗尽状态：以上讨论都是空间电荷层的平衡态状态，即金属相对于半导体所加电压 V_G 不变或变化速率很慢以致表面空间电荷层中载流子浓度变化能跟上偏压 V_G 变化

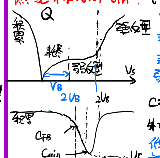
深耗尽非平衡态：空间电荷层内少子产生速率赶不上电压的变化，反型层来不及形成，只能靠耗尽层向半导体内部延伸产生大量受主负电荷以满足电中性条件，耗尽层宽度随 V_G 幅度增大而增大

$C_s = \frac{\varepsilon_0\varepsilon_{rs}}{\sqrt{2}L_D}\cdot\frac{1}{\left(\frac{qV_s}{kT}\right)^{\frac{1}{2}}}$　$V = \frac{qN_A(x_d - x)^2}{2\varepsilon_0\varepsilon_{rs}}$，$V_s = \frac{qN_Ax_d^2}{2\varepsilon_0\varepsilon_{rs}}$　$x_d > x_{dm}$

一开始表面层处于深耗尽状态，耗尽层中少子浓度近似为0，远低于其平衡浓度，产生大于复合，产生电子 → 反型层，空穴 → 体内运动，在耗尽层边缘与带负电的电离受主中和使耗尽层减薄，时间推移，反型层中少子浓度越来越高，耗尽层宽度越来越小，最后平衡，→反型

热弛豫时间 τ_{th}，τ：少子寿命　$\tau_{th} = \frac{2\tau N_A}{n_i}$，$G = \frac{n_i}{2\tau}$，$N_A$：受主掺杂浓度

$G\tau_{th}X_{d0} = N_A(X_{d0} - X_{dm})$



积累：$\sim\exp\left(-\frac{qV_s}{2k_0T}\right)$

平带 $\approx\sqrt{V_s}$

耗尽：$\approx -(2\varepsilon_{rs}\varepsilon_0N_A\cdot V_s)^{\frac{1}{2}}$

弱反型

强反型：$\sim\exp\left(\frac{qV_s}{2k_0T}\right)$

$C = \frac{C_{ox}C_s}{C_{ox} + C_s}$，$C_{ox} = \frac{\varepsilon_{ox}}{d_{ox}}$

外加总电压，$V_{tot} = V_{ox} + V_s = \frac{|Q_s|d_{ox}}{\varepsilon_{ox}} + V_s$

低频：实线：少子复合－产生速率能跟上外界信号变化

高频：虚线：少子复合－产生速率不能跟上外界信号变化

最左侧：$V_s \ll 0$，$C_s \gg C_{ox}$，C 近似为 C_{ox}　半导体表面多子浓度高，分压小，该部分电容可忽略

$V_s = 0$：平带：$F \to 0$，$C_s = \frac{\varepsilon_0\varepsilon_{rs}}{L_D}$，$C_{FB} = \frac{\varepsilon_i\varepsilon_{rs}}{\varepsilon_0\varepsilon_{rs}d + \varepsilon_iL_D}$，$V_s > 0$ 开始出现耗尽

耗尽&弱反型：$0 < V_s < 2V_B$：$F \approx \sqrt{\beta V_s}$，$Q_s = \sqrt{2\varepsilon_s q\cdot P_{p0}V_s} = qx_dN_A$，给 V_{tot} 知 x_d 与 V_{tot} 关系

$C_s = \frac{\varepsilon}{x_d}$ 可计算 C_s 极值，再串联得 C_{min}

强反型形成，半导体分压重新趋于0，氧化层电容再次主导 C回升至 C_{ox}

高频电容：强反型后，反型层电荷不响应外界电压改变，负面电荷增量分布在耗尽区边缘

$X_{dm} \approx \sqrt{\frac{2\varepsilon_sV_s}{qN_A}} \approx \sqrt{\frac{4\varepsilon_skT\ln(N_A/n_i)}{q^2N_A}}$　则 $C'_{min} = \frac{\varepsilon_{ox}\varepsilon_s}{\varepsilon_sd_{ox} + \varepsilon_{ox}x_{dm}}$

阈值电压 V_T：沟道开启时所需加的栅压 V_{GS}（使表面强反型所需栅压）

分立 MOSFET 大致分为3类：①小信号 MOSFET，②中功率 MOSFET　③大功率 MOSFET

应用场合不同，阈值电压的定义也不同：增强型 NMOS：令 $V_{GS} = V_{DS}$，当 I_{DS} 达某值取 V_{GS}

理想状态下阈值电压：　　增强型 PMOS：令 $V_{DS} = -10V$，增 V_{GS}，当 I_{DS} 到某值取 V_{GS}

不考虑金属半导体功函数差 ϕ_{ms}，Si/SiO_2 界面电荷 Q_{ss}，氧化层移动电荷 Q_{ox}

V_T 分为2部分 ①$2V_B$，②氧化层上压降：$\frac{Q_B(d_{max})}{C_{ox}}$　d_{max} 为耗尽区最大宽度，$d_{max} = x_{dm}$

$Q_B(d_{max})$ 为耗尽区电荷数（取正）

$V_T = \frac{2kT}{q}\ln\left(\frac{N_A}{n_i}\right) + \frac{1}{C_{ox}}\left[4N_A\varepsilon_0\varepsilon_{rs}k_0T\ln\left(\frac{N_A}{n_i}\right)\right]^{\frac{1}{2}}$　$Q_B(d_{max}) = q\cdot N_A\cdot d_{max} = qN_A\sqrt{\frac{2\varepsilon_0\varepsilon_{rs}\cdot 2V_B}{qN_A}}$

实际 ①金半功函数差 $q\phi_{ms} \ne 0$　②绝缘层内有移动电荷 $Q_{ox} \ne 0$

③绝缘体与半导体界面处存在固定正电荷 $Q_{ss} \ne 0$

考虑功函数差：

若 $W_{Fm} < W_{Fs}$ 电子从金属流向半导体，产生一个从金属指向半导体的电场，半导体能带向下弯曲，相当于栅压 V_{GS} 减少 $|\phi_{ms}|$ 即可强反型　Si与SiO_2

加一个负栅压可将表面能带拉平：$V_{GS} = \phi_{ms} = W_{Fm} - W_{Fs} < 0$

热平衡：$\phi_{ms} = qV_{ox} + qV_s$

界面处正电荷 Q_{ss}

产生由金属指向半导体的电场，半导体表面能带向下弯曲

施加负栅压 $V_{GS} = -\frac{Q_{ss}}{C_{ox}}$ 形成半导体指向金属的外电场，以将硅表面能带拉平，但 SiO_2 能带没拉平！

SiO_2 内部移动正电荷 Q_{ox} 的影响与 Q_{ss} 类似

考虑 $q\phi_{ms}$，Q_{ss}，Q_{ox} 时：

阈值电压多出一项平带电压

$V_{FB} = \phi_{ms} - \frac{Q_{ss}}{C_{ox}}$

$-\frac{1}{C_{ox}}\int_0^{t_{ox}}\frac{x\cdot\rho(x)}{t_{ox}}dx$

$V_T = 2V_B + \frac{Q_B(d_{max})}{C_{ox}} + V_{FB}$

Q_{ox} 很小，可忽略

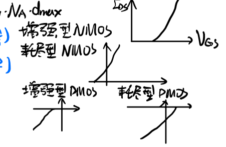
P型半导体：$2V_B = \frac{2kT}{q}\cdot\ln\left(\frac{N_A}{n_i}\right)$，$Q_B(d_{max}) = q\cdot N_A\cdot d_{max}$

NMOS：$V_{Tn} = \phi_{ms} - \frac{Q_{ss}}{C_{ox}} + \frac{qN_Ad_{max}}{C_{ox}} + \frac{2k_0T}{q}\ln\left(\frac{N_A}{n_i}\right)$

PMOS：$V_{Tp} = \phi_{ms} - \frac{Q_{ss}}{C_{ox}} - \frac{qN_Dd_{max}}{C_{ox}} - \frac{2k_0T}{q}\ln\left(\frac{N_D}{n_i}\right)$

NMOS－三四正数 ⇒ 制备增强型平移 控制 Q_{ss}

PMOS－正，易制增强型，耗尽形 PMOS 难



MOSFET 阈值电压影响因素

1. 功函数 $q\phi_{ms}$ 差的影响

2. 衬底掺杂浓度 N_B 影响

P型：$W_s = \chi_s + \frac{E_g}{2} + k_0T\ln\left(\frac{N_A}{n_i}\right)$　N型 $W_s = \chi_s + \frac{E_g}{2} - k_0T\ln\left(\frac{N_D}{n_i}\right)$

PMOS	N-Si	p^+	$\phi_{ms} > 0$	N越大	ϕ_{ms} 越大
PMOS	N-Si	n^+	$\phi_{ms} < 0$	N越大	ϕ_{ms} 越大
NMOS	P-Si	p^+	$\phi_{ms} > 0$	P越大	ϕ_{ms} 越小
NMOS	P-Si	n^+	$\phi_{ms} < 0$	P越大	ϕ_{ms} 越小

NMOS：$\phi_{ms} + 2V_B = \left(W_{Fm} - \chi - \frac{E_g}{2}\right) + V_B$

PMOS：$\phi_{ms} - 2V_B = \left(W_{Fm} - \chi - \frac{E_g}{2}\right) - V_B$

$V_B = \frac{kT}{q}\ln\left(\frac{N_B}{n_i}\right)$　{V_{Tp} 向负电压移动；V_{Tn} 向正电压移动}

相同衬底浓度下，耗尽区电荷 Q_B 一定时，绝缘层厚度越大，$C_{ox} = \varepsilon/d$ 越小，绝缘体上压降越大

3. 界面固定电荷 Q_{ss} 的影响

$Si - SiO_2$ 固定界面电荷(正电荷)对阈值电压影响总是向负电压移动

氧化层可移动电荷影响相同

4. 离子注入调整 V_T

在沟道区利用离子注入技术注入一层厚度趋于0的杂质，由于其厚度薄到可忽略不计，因此对表面势无影响，对耗尽区宽度无影响。离子注入后杂质浓度在纵向上大体分为高斯分布，R_p 是杂质浓度最大的深度，$R_p \ll d_{max}$，t_{ox} 是二氧化硅厚度

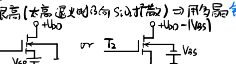
N_{Im}：注入离子面密度　$\Delta Q_B(d_{max}) = q\cdot N_{Im}$，$\Delta V_T = \frac{\Delta Q_B}{C_{ox}} \approx \frac{qN_{Im}}{C_{ox}}$

注入硼：硼是受主杂质，提供空穴，N_{Im} 为正，$\Delta V_T > 0$

对于NMOS & PMOS，注入B 都使 V_T 向正电压方向移动 △

5. 栅电极材料

①Al与S：有共晶反应 → 500℃互溶 → ②n^+多晶硅PMOS (μ迁移率低) → n^+多晶硅NMOS → PMOS采用埋沟技术提高空穴迁移率 ③n^+多晶硅P/NMOS阈值电压不对称 → n^+多晶N MOS栅电极，p^+多晶硅作PMOS栅电极 ⇒ 阈值电压对称 ④B在SiO_2中溶解度高于Si中，故p^+多晶硅掺杂浓度无法很高（太高退火时B向Si的扩散）⇒ 用多晶锗硅 ⑤多晶Si材料电阻率高 ⇒ 用金属栅极



6. 衬底偏置效应

这种现象会使源端与漏端之间PN结反偏，与理想情况有偏差

$E_{Fp} - E_{Fn} = qV_R = q|V_{BS}|$

在衬偏情况下在PN结施加负偏压（P→n为正），P型衬底内 E_{Fp} 高于 E_{Fn}

衬偏条件下表面反型时表面势需补偿 V_R ⇒ $V_s = 2V_B + V_R = 2V_B + |V_{BS}|$

$d_{max} = \sqrt{\frac{2\varepsilon_0\varepsilon_{rs}(2V_B)}{qN_A}} \longrightarrow d'_{max} = \sqrt{\frac{2\varepsilon_0\varepsilon_{rs}(2V_B + |V_{BS}|)}{qN_A}}$　衬偏最直观影响：增加耗尽区宽度　这里耗尽区宽度指MOS电容中半导体内宽度

$V_{BS} \ne 0$ 时　$d_{max}(V_{BS}) = d'_{max} \Rightarrow V_{Tn}(V_{BS}) \equiv V_{GS}(V_{BS}) = \phi_{ms} - \frac{Q_{ss}}{C_{ox}} + \frac{qN_Ad_{max}(V_{BS})}{C_{ox}} + 2V_B + |V_{BS}| - |V_{BS}|$

阈值电压是指使半导体表面强反型的 V_{GS}，在MOS中以衬底体内电势为参考点

实际应用中应以源为参考点，$2V_B + |V_{BS}| - |V_{BS}|$

$\Delta V_{Tn} = \frac{\sqrt{2\varepsilon_0\varepsilon_{rs}qN_A}}{C_{ox}}\left(\sqrt{2V_B + |V_{BS}|} - \sqrt{2V_B}\right)$，$\Delta V_{Tp} = -\frac{\sqrt{2\varepsilon_0\varepsilon_{rs}qN_D}}{C_{ox}}\left(\sqrt{2V_B + |V_{BS}|} - \sqrt{2V_B}\right)$

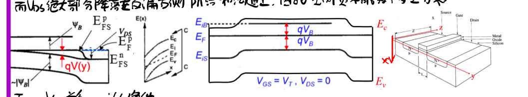
↳衬偏系数 γ　V_{BS} 总是小于0，衬偏电压↗，阈值电压增大

MOSFET 直流特性.

加 V_T 使P型衬底表面发生反型，在不加 V_{DS} 时，没有电流，因此费米能级不发生分裂

加 V_{DS} 时，漏端能带向下弯曲，源漏之间会产生电流，因此费米能级发生分裂，大小几乎等于 V_{DS}

而 V_{DS} 绝大部分降落在反偏右侧 pn结和沟道上，因此左侧费米能级不发生分裂



$I_{DS} - V_{DS}$ 关系、近似条件。

①源区和漏区电压降可忽略　②在沟道区不存在产生－复合电流

③沟道电流为漂移电流，即忽略扩散电流　④沟道内载流子迁移率为常数

⑤沟道缓变近似 $\frac{\partial E_x(x,y)}{\partial x} \gg \frac{\partial E_y(x,y)}{\partial y}$，$E_y$ 近似常数　⑥沟道与衬底(pn结)的反向饱和电流为0

加上漏电压后则会变成黑线所画梯形

因为在沟道近漏端受漏电压的影响，衬底表面的表面势上升，氧化层电容两侧外加偏压减少，反型电子减少

直流特性：

$Q_n(y) = Q_{ox} - Q_B(y) = C_{ox}(V_{gs} - V_{FB} - V_s) - Q_B(y)$

$Q_B(y) = \sqrt{2\varepsilon_0\varepsilon_{rs}qN_AV_s} = \sqrt{2\varepsilon_0\varepsilon_{rs}q\cdot N_A(2V_B + V(y))}$

漏端总表面电势比源端高　$V_s(L) = 2V_B + V_{DS}$，故漏端耗尽区宽度比源端大

二维泊松方程.

$\frac{\partial^2\phi(x,y)}{\partial x^2} + \frac{\partial^2\phi(x,y)}{\partial y^2} = -\frac{\rho(x,y)}{\varepsilon_s}$ ⟺ $\frac{\partial E_x(x,y)}{\partial x} + \frac{\partial E_y(x,y)}{\partial y} \approx \frac{\partial E_x(x,y)}{\partial x} \approx \frac{\rho(x,y)}{\varepsilon_s}$　$\varepsilon_s = \varepsilon_0\varepsilon_{rs}$

计算 $Q_-(y)$ 总负电荷密度不必考虑 E_y 影响

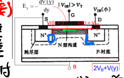
沟道方向：y方向：$V(0) = 0$，$V(L) = V_{DS}$，$E_y = -\frac{dV(y)}{dy}$

$V_{GS} = V_{ox}(y) + V_s(y) + V_{FB}$　由假设知耗尽区负电荷不受 V_{DS} 影响

V_{GS}：栅源电势差（衬源短接）

$V_{ox}(y)$：栅与半导体表面间电势差

$V_s(y)$：半导体表面与源间电势差



(1) 线性可调区：V_{DS} 较小时

强反型下 ($V_{GS} > V_T$) 在氧化层极板y处感应的单位面积上总电荷

$Q_-(y) = Q_n(y) + Q_B(y)$　（此处面电荷都是负电荷）　因为 $Q_B(d_{max})$ 相等

总负电荷　反型电子　耗尽区负电荷 $\approx Q_B(d_{max})$

认为y方向电场影响远没有x方向电场影响大，因此认为y方向上耗尽区电荷密度处处

推导：

$V_{ox}(y) = (V_{GS} - 2V_B - V_{FB}) - V(y)$，$Q_-(y) = -V_{ox}C_{ox}$，$Q_n(y) = Q_-(y) - Q_B(d_{max})$

$Q_n(y) = -C_{ox}\left[V_{GS} - 2V_B - V_{FB} - V(y) + \frac{Q_B(d_{max})}{C_{ox}}\right]$　x_c 表示y处反型电子层厚度

$Q_n(y) = -C_{ox}[V_{GS} - V_T - V(y)] = -\int_0^{x_c}qn(x,y)dx$　电子浓度在y处x方向厚度积分即反型电子面密度

$J_n(x,y) = qn(x,y)\cdot v = qn(x,y)\mu_n\cdot\mathcal{E} = -qn(x,y)\mu_n\cdot\frac{dV(y)}{dy}$

$I_y = \int_0^W\int_0^{x_c}J_n(x,y)\,dx\,dz = W\mu_nQ_n\frac{dV(y)}{dy} = -W\mu_nC_{ox}[V_{GS} - V_T - V(y)]\frac{dV(y)}{dy}$

由 $\int_0^L I_y\,dy = \int_0^{V_{DS}}\cdots dV(y)$　$I_y = -I_{DS}$（电流连续）

$I_{DS} = C_{ox}\mu_n\frac{W}{L}\left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2\right]$　线性区 $V_{GS} > V_{DS} + V_T$

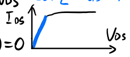
Chap.5.(续) 线性区

$I_{DS}=C_{ox}\mu_n\frac{W}{L}[(V_{GS}-V_T)V_{DS}-\frac{1}{2}V_{DS}^2]$

$\beta=C_{ox}\mu\cdot\frac{W}{L}$ 因子取决于器件结构与材料

当 $V_{DS}\ll V_{GS}-V_T$ 时，$I_{DS}\approx C_{ox}\mu_n\frac{W}{L}(V_{GS}-V_T)V_{DS}$ ∝ V_{DS}

可变电阻计算：沟道电阻 $\mu=\frac{L}{2}\frac{\partial I_{DS}}{\partial V_{DS}}$ ，V_{GS}，$C_{ox}(V_{GS}-V_T)$



饱和区 $V_{DS}\geq V_{GS}-V_T$，$V_{GS}>V_T$

①夹断：当 $V_{DS}=V_{GS}-V_T$ 时，$Q_n(L)=-C_{ox}(V_{GS}-V_T-V_{DS})=0$

漏端沟道被夹断 $V_{DSsat}=V_{GS}-V_T$

②$V_{DS}>V_{GS}-V_T=V_{DSsat}$ 此时夹断点向左移动，有效沟道长度缩短，此时夹断点可由 Left 替代，ΔL 是漏端耗尽区宽度测量 (Left)

$Left=L-\Delta L$，$\Delta L=[\frac{2\varepsilon_0\varepsilon_s(V_{DS}-V_{DSsat})}{qN_A}]^{\frac{1}{2}}$ 夹断点 $Q_n(Left)=0$，$V(Left)=V_{GS}-V_T$

随着 V_{DS} 增大，沟道夹断电压始终为 V_{DSsat}

其余偏压加到漏端耗尽区电场扫到漏端

饱和电流 $I_{DSsat}=\frac{1}{2}C_{ox}\mu_n\frac{W}{L}(V_{GS}-V_T)^2$，令 $\beta=C_{ox}\mu_n\frac{W}{L}$

则 $I_{DSsat}=\frac{1}{2}\beta(V_{GS}-V_T)^2=\frac{1}{2}\beta V_{DSsat}^2$

当器件 μ 上升，宽长比变大时，饱和电流会明显上升 $I_{DS}\propto\frac{1}{Left}$

长沟道 $\frac{\Delta L}{L}\ll 1$，$I_{DS}\approx I_{DSsat}$，短沟道 $\frac{\Delta L}{L}\approx 1$，$I_{DS}$ 不饱和，随 V_{DS} 增大而增加

亚阈值 亚阈值电流：以扩散电流为主 $V_{DS}>3$ 倍时 V_{DS} 影响较小

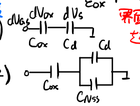
$I_{DS}=\frac{W\mu_n}{L}(\frac{kT}{q})^2\cdot q\cdot(\frac{\varepsilon_s}{2qN_A V_s})^{\frac{1}{2}}\frac{n_i^2}{N_A}\exp(\frac{qV_S}{kT})[1-\exp(-\frac{qV_{DS}}{kT})]\propto\exp(\frac{qV_S}{kT})$

亚阈值摆幅：$S=\frac{kT}{q}\cdot\ln10\cdot\frac{dV_{GS}}{dV_S}$ I_{DS} 改变一个数量级时 V_{GS} 的改变量

$V_S=V_{GS}-\frac{B}{C_{ox}}[(1+2\frac{C_{ox}}{B^2}V_{GS})^{\frac{1}{2}}-1]$ 提高速度，开关性能越好 $B=\frac{\varepsilon_s}{E_{ox}}\sqrt{qN_A t_{ox}}$

无界面态 N_{ss}：以耗尽区宽度 界面态越多，摆幅越大，开关性能越差

$S=\frac{kT}{q}\cdot\ln10\cdot(1+\frac{\varepsilon_s t_{ox}}{E_{ox}\cdot x_d})$



有界面态 $S=\frac{kT}{q}\ln10\cdot(1+\frac{C_d}{C_{ox}}+\frac{C_{SS}}{C_{ox}})$

$V_{BS}\uparrow$，S 变大

· $T\uparrow$ $S\uparrow$ · $C_{ox}\uparrow$ $S\uparrow(\frac{E_{ox}\uparrow}{t_{ox}\uparrow})$ · $C_d\uparrow$ $S\uparrow(d\uparrow)(N_A\downarrow / V_{BS})$ · C_{ss} 越大越好

饱和漏电流：I_{DSsat} 或 I_{DSS}：对增强型 I_{DSsat}，耗尽型：栅源电压为0时的漏电流

$V_{GS}=0$ $I_{DSsat}=I_{DSS}=\frac{\mu W C_{ox}}{2L}V_T^2$，$\beta=C_{ox}\mu\frac{W}{L}$

截止漏电流：I_{DSO}：增强型MOS器件栅源电压为0时漏源间漏电流

导通电阻 R_{on}：直流下 V_{DS} 很小时，$R_{on}=\frac{V_{DS}}{I_{DS}}=\frac{1}{\beta(V_{GS}-V_T)}$，$R_{on}'=R_{on}+R_S+R_D$

直流输入阻抗 R_{GS}：MOS器件的输入阻抗很高，一般在… 导致导通电阻

最大耗散功率 P_{cm}：MOS能正常工作的功率，$P_c=V_{DS}\cdot I_{DS}$，$\beta=C_{ox}\mu\frac{W}{L}$

跨导 $g_m=\frac{\partial I_{DS}}{\partial V_{GS}}|_{V_{DS}}$ 单位：西门子 $S=\Omega^{-1}$ 线性区：$g_m=\beta V_{DS}$，饱和区：$g_m=\beta(V_{GS}-V_T)$

MOSFET 电压增益：电压放大倍数 $G_V=\frac{\Delta V_{DS}}{\Delta V_{GS}}=\frac{\Delta I_{DS}R_L}{\Delta V_{GS}}=g_mR_L$ →负载

β上升，g_m上升：C_{ox}越大，越大，t_{ox}越小，μ越大，越大，W越大，越大

V_{GS}上升，g_m越大：可通过增加 C_{ox}，减小 t_{ox}，L 越小，越大

输出电导：漏电导，当 V_{GS} 不变，漏极 V_{DS} 改变引起的 I_{DS} 改变量

$g_D=\frac{\partial I_{DS}}{\partial V_{DS}}|_{V_{GS}}$ 线性区电阻 $r_d=\frac{1}{g_D}$，$g_D=\begin{cases}\beta(V_{GS}-V_{DS}) & 线性区\\ \beta(V_{GS}-V_T-V_{DS}) & 非线性区\\ 0 & 饱和区\end{cases}$ (Left与 V_{DS} 有关 $g_D>0$)

MOSFET击穿特性：漏-衬底PN结击穿 / 沟道雪崩 / 漏源击穿 / 栅击穿 / 源漏穿通

1.衬底-漏pn结雪崩击穿：穿通电压只有原来1/5左右，因为… 击穿时在衬底耗尽区，电场最大 击穿电压 $V_{BRDS}=\frac{\varepsilon_s E_{max}^2}{2qN_A}$ E_{max}：击穿场强

V_{BRDS} 与 V_{GS} 有关

2.沟道雪崩击穿：多发生在短沟道MOSFET中，漏端沟道在沟道夹断之后进入饱和区，器件导通时，沟道中大量载流子快速运动，漏端沟道大的电场使载流子倍增，产生雪崩倍增效应，形成击穿

3.漏源穿通击穿：MOSFET沟道长度较短时，衬底掺杂浓度较低，V_{DS} 足够大时，漏端耗尽区扩展到源端，源漏之间形成通路，漏源电流迅速增大

2.寄生晶体管击穿：栅极与源漏区电容，由于衬底电阻 侧向 漏源电流增加 漏端电场很强的空穴电流… 衬底电阻使源衬结正偏，寄生晶体管导通，漏电流增加，形成击穿 衬底电流 V_{BT}

二.短沟道效应

(1)非均匀表面迁移率效应：当沟道较短时，高电场下迁移率下降，E 较大时，… 沟道中横向场强较大，迁移率下降 $\mu_{eff}=\frac{\mu_0}{1+(E_{eff}/E_c)}$

2.体电荷效应：简单模型 $Q_B(d_{max})=-qN_Ad_{max}$

$I_{DS}=C_{ox}\mu_n\frac{W}{L}[(V_{GS}-V_T)V_{DS}-\frac{V_{DS}^2}{2}]$

1.简单模型 I_{DS} 偏大，体电荷模型更精确，I_{DS} 小

两者推导 I_{DS} 都是建立在反型电子在 E 下漂移产生电流这个基础之上，反型电子 $Q_n(y)=Q_S(y)+Q_B(y)$，总负电荷始终有 $Q_s(y)=-V_{ox}C_{ox}$，与二氧化硅上压降相关，二氧化硅压降 $V_{ox}(y)=(V_{GS}-2V_B-V_{FB})-V(y)$，这三者在两种推导过程中是一样的，区别在于耗尽区电荷量 Q_B 的大小不同。

对于简单模型推导出来的 I_{DS}，未考虑 $V_{(y)}$ 对体电荷量 Q_B 的影响；体电荷模型中考虑 $V_{(y)}$ 的影响，耗尽区电荷量 $|Q_B|$ 要增多，因此在体电荷模型中计算时使用的反型电子 Q_n 比简单模型中的偏小，所以体电荷模型中的 I_{DS} 偏小。

对于体电荷模型推导出来的 I_{DS}，衬底浓度上升，相当于使 $|Q_B|$ 变大，则反型电子 Q_n 下降，所以电流下降。

2.为什么简单模型 V_{DSsat} 偏大？

前面定义 $V_{DSsat}=V_{GS}-V_T$，此时，$Q_n(L)=0$，反型电子消失，漏端沟道被夹断。

阈值电压分为三个部分：平带电压 V_{FB}、氧化硅压降 V_{ox}、强反型时半导体表面势 $2V_B$。

氧化硅压降 $V_{ox}=\frac{Q_s(d_{max})}{C_{ox}}$ 在简单模型推导中漏端 $|Q_B|$ 比体电荷模型推导中的小，因此在简单模型中的漏端 V_{ox} 要小，所以 V_{DSsat} 要大。

$V_{DSsat}=V_{GS}-V_{FB}-2V_B+\frac{qN_A\varepsilon_s}{C_{ox}^2}[1-\sqrt{1+\frac{2C_{ox}^2(V_{GS}-V_{FB})}{qN_A\varepsilon_s}}]$

沟道长度调制效应：V_{DS} 对 I_{DS} 的影响

V_{DS} 较小时，I_{DS} 随 V_{DS} 线性增加。μ 随 E 增大而… 迁移率 … 横向电场 增大 … μ_{eff} 变小

速度饱和：当漏端电场强度较高时，载流子漂移速度饱和，饱和电流…

$V(E_y)=\begin{cases}\frac{\mu_{eff}\cdot E_y}{1+E_y/E_c} \\ V_{sat}\end{cases}$

$E_y\ll E_c$ → 低场 $\mu_{eff}E$；$E_y\gg E_c$ → V_{sat}

E_c：速度饱和临界电场；E_y：沟道电场强度

Chap.3.

NPN主要由电子、PNP主要空穴导电，均由少数载流子在集电区运动，而集电流为少数载流子

{均匀基区 扩散型；缓变基区 漂移型} 有源器件：MOSFET、双极器件 { I-V特性 受控制；外加电源驱动控制 }

无源器件：电阻、电容、电感

晶体管放大条件：
①基区宽度 ≪ 少子扩散长度(不复合或很少复合)；②发射结正偏，③集电结反偏

基区宽度 ≪ 少子扩散长度：发射区注入到基区的电子极少数复合，其余大部分到达集电结耗尽区边缘

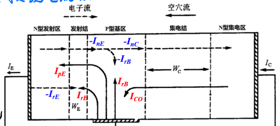
被集电结电场（$V_{BC}<0$）扫入集电区，集电极电流主要由发射极注入的电子电流构成

发射极电流：$I_E=I_{nE}+I_{rE}+I_{pE}$

集电极电流：$I_C=I_{nC}+I_{CO}$

基极电流：$I_B=I_{pE}+I_{rE}+(I_{nE}-I_{nC})-I_{CO}$

$I_E=I_C+I_B$



电流放大：共基极电流放大系数 $\alpha_0=\frac{I_{nC}}{I_E}=\frac{I_{nC}}{I_{nE}}\cdot\frac{I_{nE}}{I_E}=\alpha_T\cdot\gamma$

α_T：基区输运因子

γ：发射结注入效率

共发射极电流放大系数 $\beta_0=\frac{\alpha_0}{1-\alpha_0}$

$\alpha_T\approx1-\frac{W_b^2}{2L_{nb}^2}$

$\gamma=[1+\frac{D_{pe}p_{neo}}{D_{nb}n_{pbo}}(\frac{L_{nb}}{L_{pe}})\tanh(\frac{W_b}{L_{nb}})]^{-1}$

W_b：基区宽度，L_{nb} L_{pe}：基区电子扩散长度、发射区空穴扩散长度

提高 α_0 一般原则：①提高发射效率 γ；②提高输运因子 α_T

· 减小基区宽度；· 提高基区载流子寿命，迁移率；· 提高发射区和基区浓度比；· 提高发射极注入电流；· 提高基区少子扩散长度

$L_{nb}=\sqrt{D_{nb}\tau_{nb}}$

截止区：$V_{BE}<0$，$V_{BC}<0$ (npn)

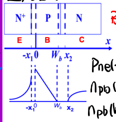
饱和区：$V_{BE}>0$，$V_{BC}>0$

反向放大：$V_{BE}<0$，$V_{BC}>0$

放大：$V_{BE}>0$，$V_{BC}<0$

直流I-V特性：理想IV特性假设

①C.B.E区均匀掺杂 突变结
②小注入条件
③基区宽度远小于扩散长度
④势垒区无产生复合，无串联电阻
⑤器件一维结构
⑥发射结宽度 W_e 和集电结宽度 W_c 远大于扩散长度



NPN少子分布：

在边端少子浓度=平衡值

$P_{ne}(-x_1)=P_{neo}\exp(\frac{qV_{be}}{kT})$

$n_{pb}(0)=n_{pbo}\exp(\frac{qV_{be}}{kT})$

$n_{pb}(W_b)=n_{pbo}\exp(\frac{qV_{bc}}{kT})$

$P_{nc}(x_2)=P_{nco}\exp(\frac{qV_{bc}}{kT})$

$I_{nE}\approx I_{nC}=-\frac{qAD_{nb}n_{po}}{W_b}\cdot\exp(\frac{qV_{be}}{kT})$

基区中少子分布：$n_{pb}(x)\approx n_{pb}\cdot\exp(\frac{qV_{be}}{kT})(1-\frac{x}{W_b})=n_{pb}(0)(1-\frac{x}{W_b})$

发射区少子分布：$P_{ne}(x)=P_{neo}+P_{neo}\exp(\frac{qV_{be}}{kT}-1)\cdot\exp(\frac{x+x_1}{L_{pe}})$ → $I_{pE}=\frac{qAD_{pe}P_{neo}}{L_{pe}}[\exp(\frac{qV_{be}}{kT})-1]$

集电区少子分布：$P_{nc}(x)-P_{nco}=-P_{nco}\exp(-\frac{x-x_2}{L_{pc}})$ → $I_{pC}=\frac{qAD_{pc}P_{nco}}{L_{pc}}[\exp(\frac{qV_{bc}}{kT})-1]$

电流表达 $I_E=a_{11}[\exp(\frac{qV_{be}}{kT})-1]+a_{12}[\exp(\frac{qV_{bc}}{kT})-1]$

$a_{11}=-qA[\frac{D_{nb}n_{pbo}}{W_b}+\frac{D_{pe}P_{neo}}{L_{pe}}]$，$a_{12}=\frac{qAD_{nb}n_{pbo}}{W_b}$，$a_{21}=-\frac{qAD_{nb}n_{pbo}}{W_b}$

$I_C=a_{21}[\exp(\frac{qV_{be}}{kT})-1]+a_{22}[\exp(\frac{qV_{bc}}{kT})-1]$，$a_{22}=-qA[\frac{D_{nb}n_{pbo}}{W_b}+\frac{D_{pc}P_{nco}}{L_{pc}}]$

发射效率 $\gamma=(1+\frac{\mu_{pe}N_b W_b}{\mu_{nb}N_e L_{pe}})^{-1}$

①.缓变基区 内建电场 少子：漂移运动 $W_b\ll L_{nb}$

$E=\frac{kT}{q}\frac{1}{N(x)}\frac{dN(x)}{dx}$

$n_p(x)=\frac{I_{nE}}{qAD_nN(x)}\int_x^{W_b}N(x)dx$ 为了不考虑复合

$I_{nE}=-\frac{qAD_nn_i^2\exp(qV_{be}/kT)}{\int_0^{W_b}N(x)dx}$ 基区电荷 → Q_G 基区杂质总量(Gummel数)

甘默尔数：$Q_G=W_bN_b$
①较小，杂质产生内建电场，推动载流子运动
②杂质分布越陡峭，电场越大
③在基区中电子的漂移运动与扩散运动方向相同

②.基区扩展电阻 和发射极电流集边效应

发射区下方存在在横向电阻（基区扩展电阻），基极电流流过其上时产生横向压降，使得发射结各处偏压不同，边缘电流较大 → 大电流下集中在发射极边缘（发射极电流集边效应）

③.发射区宽度 S_e 小，有效宽度大

(2)集电结偏压小 → 有效… 采用多发射极条 结构 …

③.基区宽度调制效应 Early效应

V_{BC} 变化，集电结耗尽区宽度随之变化因而引起中性基区宽度变化 $V_A=\frac{\int_0^{W_b}N(x)dx}{N(W_b)\cdot\frac{\partial W_b}{\partial V_{bc}}}$ early 电压 >0

I_C 随 V_{CE} 变化

V_A 增大，Early效应越明显 $\frac{\partial I_C}{\partial V_{bc}}=-\frac{I_C}{V_A}$

④.基区展宽效应 大电流下，传统的集电结BJT注入到集电区载流子增多，集电结空间电荷区宽度减小，集电结空间电荷区向集电区展宽，…

n⁻衬底，有效基区宽度 $W_B\to W_B+W_C$

高掺杂时：kirk效应

电流密度增大时 基区宽度 W_{CIB} 依赖于集电结偏压和集电区浓度、发射极电流密度，…

注入电子浓度 n_c 高于 N_c 时 集电结空间电荷区内…

$W_{CIB}=W_c(1-\sqrt{\frac{J_c-qN_cv_s}{J_c-qN_cv_s}})=W_c-W_{sc}$

$J_{cr}=qv_s(N_c+\frac{2\varepsilon_sV_{CB}}{qW_c^2})$，$W_{sc}=\sqrt{\frac{2\varepsilon_sV_{CB}}{q(n_c-N_c)}}$

⑤.雪崩倍增效应

V_{BC} 或 V_{CE} 较大时，集电结耗尽区中电子碰撞电离，I_C 急剧增加

共基极接法下集电结反向饱和电流 I_{CBO}

共发射极接法下集电极与发射极间 I_{CEO}

$I_{CEO}=\alpha_0I_{CEO}+I_{CBO}$

$BV_{CBO}\approx\frac{\varepsilon_sE_c^2}{2qN_c}$，$M=\frac{1}{1-(V_{CB}/BV_{CBO})^n}$

$BV_{CEO}=BV_{CBO}(1-\alpha_0)^{\frac{1}{n}}$

⑥.基区穿通效应

集电结偏压增加到集电结耗尽区与发射结耗尽区相连，$W_b\to0$

$d=W_b$ 穿通 $V_{PT}=\frac{qN_b}{2\varepsilon_s}(\frac{N_b}{N_c}+1)W_b^2$

$N_c\ll N_b$，$V_{PT}=\frac{q}{2\varepsilon_s}\frac{N_b^2}{N_c}W_b^2$

W_b 一定，高基区掺杂 N_b 较大时 不易发生基区穿通

⑦.大注入效应

V_{BE} 较大时注入到基区的少子浓度接近基区多子浓度，γ 下降，β_0 下降 Webster效应

基区电导调制效应

基区电导：$\sigma_B=q\mu_p(N_B+n_p(x))$

$I_C\propto\exp(\frac{qV_{BE}}{2kT})$

$\beta_0\approx\frac{I_C}{I_B}\propto\exp(-\frac{qV_{BE}}{kT})\propto I_C^{-1}$

⑧.产生复合电流效应

V_{BE} 小时，耗尽区内复合电流在基极电流中占主要地位

$I_B\approx I_{rE}$ 且随 $\exp(\frac{qV_{BE}}{mkT})$ 变化

$I_C\approx I_{nE}$ 随 $\exp(\frac{qV_{BE}}{kT})$ 变化

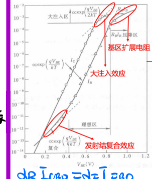
$\beta_0=\frac{I_C}{I_B}\propto\exp(\frac{qV_{BE}}{kT}(1-\frac{1}{m}))\propto I_C^{(1-\frac{1}{m})}$

⑨.产生复合效应和大注入效应对 β_0 的影响

小电流：$\beta_0\propto I_C^{1-\frac{1}{m}}$

中等电流：不变

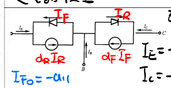
大电流：$\beta_0\propto I_C^{-1}$



E-M模型，物理模型：与器件物理BJT 参数相联系

G-P模型：建立在器件电荷控制基础之上的参数与电荷相联系的理论模型

E-M：



$I_E=-I_{F0}[\exp(\frac{qV_{BE}}{kT})-1]+\alpha_RI_{R0}[\exp(\frac{qV_{BC}}{kT})-1]$

$I_C=-I_{R0}[\exp(\frac{qV_{BC}}{kT})-1]+\alpha_FI_{F0}[\exp(\frac{qV_{BE}}{kT})-1]$

$I_{F0}=-a_{11}$

$\alpha_RI_R=a_{12}$，$a_{12}=a_{21}$ ⇒ $\alpha_RI_{R0}=\alpha_FI_{F0}$

$\alpha_FI_{F0}=a_{21}$

$I_E=-\frac{1}{1-\alpha_F\alpha_R}I_{EBO}[\exp(\frac{qV_{BE}}{kT})-1]+\frac{\alpha_R}{1-\alpha_F\alpha_R}I_{CBO}[\exp(\frac{qV_{BC}}{kT})-1]$

$I_C=\frac{\alpha_F}{1-\alpha_F\alpha_R}I_{EBO}[\exp(\frac{qV_{BE}}{kT})-1]-\frac{1}{1-\alpha_F\alpha_R}I_{CBO}[\exp(\frac{qV_{BC}}{kT})-1]$

$\alpha_RI_{CBO}=\alpha_FI_{EBO}$

提取模型参数：
①测 I_{CBO}，I_{EBO}
②测放大状态 I_C 与 I_E ⇒ $\alpha_F=\frac{I_C}{I_E}\approx\frac{I_C}{I_E}$，再计算 α_R

E-M模型实现正反向的作用，工作在饱和区的PN结二维结构不能反映出相关的物理效应

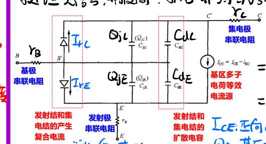
不考虑电荷存储，适用低频工作区域，直流非线性模型

G-P 分析基区多子电荷作用，建立结电压与基区多子电荷联系，物理意义清楚，可处理大信号，精度高，可用非均匀掺杂情况

$I_{CC}=\frac{A^2q^2D_nn_i^2}{qA\int_{x_E}^{x_C}p(x)dx}[(e^{\frac{qV_{BE}}{kT}}-1)-(e^{\frac{qV_{BC}}{kT}}-1)]$

$=\frac{I_S\cdot Q_{B0}}{Q_B}[(\exp(\frac{qV_{BE}}{kT})-1)-(\exp(\frac{qV_{BC}}{kT})-1)]$

$=I_{CE}-I_{EC}$，$I_S=A^2q^2D_nn_i^2/Q_{B0}$



把 I_C 正向部分看成多子电流总和

⇒ 基区电荷模型 $Q_B=Q_{B0}+Q_{jE}+Q_{jC}+Q_{DE}+Q_{DC}$

I_{CE}：正向传输电流，I_{EC}：反向传输电流

Q_B：基区中多子电荷，Q_{B0}：热平衡时 $V_{BE}=V_{BC}=0$ 基区电荷量

Q_{B0}：热平衡时基区空穴总量

$Q_{B0}=qA\int_{x_E}^{x_C}N_A(x)dx$

x_E，x_C：平衡时基区边界

Q_{jE}：发射结正偏时耗尽层宽度变窄而使基区多子电荷增加量

$Q_{jE}=-qA\int_{x_E}^{x_{E0}}N_A(x)dx=qA\int_0^{V_{BE}}C_{jE}dV$

Q_{jC}：集电结正偏时耗尽层宽度变窄而使基区多子电荷增加量

$Q_{jC}=-qA\int_{x_C}^{x_{C0}}N_A(x)dx=qA\int_0^{V_{BC}}C_{jC}dV$

$Q_{DE}+Q_{DC}$：基区扩散电荷增加，由于电子注入基区对于空穴所要补偿，使电中性，注入载流子…

$Q_{DE}=\tau_{BF}I_{CE}$，$Q_{DC}=\tau_{BR}I_{EC}$

小注入 $B=1$，大注入 $B>1$

$\tau_B=\int_0^W\frac{dx}{v(x)}$ W：基区宽度 $v(x)$：载流子速度

Q_{BO}，Q_{jE}，Q_{jC} 反映 Early 效应（正向与反向）

Q_{DE} Q_{DC} 由注入载流子引起 → 大注入效应，为可描述晶体管发展和非理想效应

频率特性

f_α：共基极截止频率 $\alpha\to\frac{\alpha_0}{\sqrt{2}}$

电流增益 → 下降到低频值的 $\frac{1}{\sqrt{2}}$

f_β：共射极截止频率 $\beta\to\frac{\beta_0}{\sqrt{2}}$

特征频率 f_T：$f_\beta\ll f_T\ll f_\alpha$

$\beta=\frac{\beta_0}{1+jf/f_\beta}$，$\beta=\frac{f_T}{jf}$

$\alpha=\frac{\alpha_0}{1+jf/f_\alpha}$

$g_{BE}=\frac{g_m}{\beta}$，$f_\beta=\frac{1}{2\pi}\omega_\beta$，$\omega_\beta=\frac{g_{BE}}{C_E+C_\mu}$

$C_\mu=(1+r_{bg_m})C_{jC}$，$C_E=C_{jE}+C_{DE}$

$f_\beta=\frac{1}{2\pi}\frac{g_{BE}}{C_E+C_\mu}$，$g_m=\frac{I_C\cdot q}{kT}$，$f_T=\frac{I_C\cdot q}{kT}\cdot\frac{1}{2\pi C_\mu}$

$f_T=\frac{1}{2\pi(\tau_F+\frac{kT}{qI_C}(C_{jE}+C_{jC})+r_cC_{jC})}$

$f_T=\beta_0f_\beta=\alpha_0f_\alpha$ 增益-带宽积

可用 f_T 代替 f_α 的时间参数测量可得 f_T

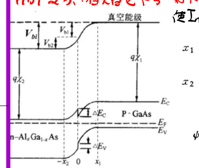
τ_F：少子渡越基区时间，τ_E：集电结延迟时间，$\tau_B=\frac{W^2}{2D_n}$

$\tau_{EC}=\frac{kT}{I_Cq}C_{jE}+$ 发射结充电时间，$\tau_C=\frac{kT}{qI_C}+r_cC_{jC}$，$f_d=\frac{B_0+1}{2\pi\tau_B}$

减小 τ_B 的方法：减小基区宽度，使 f_T，f_β 变大

HBT 优点：增益可以不降 频率特性好，与 BJT 区别：宽禁带发射区，发射区与基区用相同材料制成

使 I_{nE}/I_{pE} 很大



异质结：热平衡下界面处空间电荷区，能带不连续 平均电场在界面两侧不同

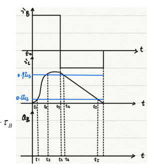
$V_{bi}=V_{b1}+V_{b2}$

$x_1=[\frac{2N_{D}\varepsilon_1\varepsilon_2(V_{bi}-V)}{qN_A(\varepsilon_1N_A+\varepsilon_2N_D)}]^{1/2}$

$x_2=[\frac{2N_A\varepsilon_1\varepsilon_2(V_{bi}-V)}{qN_D(\varepsilon_1N_A+\varepsilon_2N_D)}]^{1/2}$

$\psi(x)=\begin{cases}V_{bi}-\frac{qN_D(x+x_2)^2}{2\varepsilon_2} & (-x_2\leq x\leq0)\\ \frac{qN_A(x+x_1)^2}{2\varepsilon_1} & (0\leq x\leq x_1)\end{cases}$

21．开关特性：(1)关断阻抗 $R_{off}=\frac{V_C}{I_{Coff}}=\frac{V_C(1-\alpha_F\alpha_R)}{I_{CBO}-\alpha_FI_{EBO}}$ 导通阻抗 $R_{on}=\frac{V_{ECSat}}{I_C}=\frac{V_{BE}-V_{BC}}{V_{CC}/R_L}$，(2)延迟时间 td=t1-t0，上升时间 tr=t2-t1，超量存贮时间=t3-t2，存贮时间 ts=t4-t3，下降时间 tf=t5-t4。$t_{on}=t2-t0,t_{off}=t5-t3$。根据基区连续性方程可以求解相应时间 $t_d=\tau_F\ln(\frac{1}{1-(Q_s/I_B\tau_F)})$，$Q_B=\frac{W_B^2}{2D_B}I_C=I_{C}\tau_B$，$Q_s=I_{Cs}\tau_B\cong\frac{V_{CC}}{R_L}\tau$ 存贮时间 $t_s=t_4-t_3=\tau_F\ln(\frac{Q_s(t_3)}{Q_s})$，若 $t3>\tau_F$ $t_s=\tau_F\ln(\frac{I_B\tau_F}{Q_s})$ (3)提高开关速度：提高晶体管的频率特性，减小结面积，从而减小势垒电容，减小基区宽度，从而提高 f_T。同时在工艺上增加掺金工序，可以降低集电区少子寿命，改善反向特性，最后可以减小集电区外延尺厚度，减小超量存贮的电荷



光电器件：光敏电阻，光敏二极管，光电三极管，太阳能电池，发光二极管

光电导效应，光生伏特效应，光生伏打效应 性能参数

Chap.2. PN结

PN结：由P型半导体和N型半导体紧密接触而形成的结构

形成过程：①载流子扩散 ②产生自建电场 ③漂移扩散达到平衡

热平衡条件：P区与N区 E_F 一致（电子电流 $J_n=J_{ndiff}+J_{ndr}=0$）

爱因斯坦关系：$D/\mu=kT/q$

$qV_0=E_{Fn}-E_{Fp}=kT\cdot\ln(\frac{N_AN_D}{n_i^2})$

空间电荷区载流子浓度：$n(x)=n_{p0}\exp(\frac{qV(x)}{kT})$，$p(x)=p_{p0}\exp(-\frac{qV(x)}{kT})$

结区电场最大，外加偏压大部分降落在结区 耗尽层近似：空间电荷区中载流子浓度完全由电离杂质决定

边界条件：$x=-x_p$，$x=x_n$ 时 $E=0$，当耗尽方向为 P→N 为内建电场方向

$E_{max}=-\frac{qN_Ax_p}{\varepsilon_0\varepsilon_r}=-\frac{qN_Dx_n}{\varepsilon_0\varepsilon_r}$，$X_D=\sqrt{\frac{2\varepsilon_0\varepsilon_r(N_A+N_D)\cdot V_D}{q\cdot N_AN_D}}$，单边突变：$W=\sqrt{\frac{2\varepsilon_0\varepsilon_rV_D}{qN_B}}$

线性缓变结：$N_D-N_A=\alpha_jx$

$X_D=(\frac{12\varepsilon_0\varepsilon_rV_D}{q\alpha_j})^{\frac{1}{3}}$，$V_D=\frac{2kT}{q}\ln(\frac{\alpha_jX_D}{2n_i})$，$n=N_c\exp(\frac{E_{Fn}-E_c}{kT})$

非平衡载流子分布：准费米能级代替 E_F 描述

$P(x_n)=N_V\exp(\frac{E_V(x_n)-E_{Fp}(x_n)}{kT})$ $p=N_V\exp(\frac{E_V-E_{Fp}}{kT})$ $=P_{no}\cdot\exp(qV/kT)$

理想PN结I-V特性

①耗尽区突变，外部中性，耗尽层近似
②耗尽区外载流子浓度按玻尔兹曼分布
③小注入：$\Delta p\ll P_{p0}$，$\Delta n\ll n_{n0}$
④忽略势垒区产生复合，通过势垒区电流不变

$J_{总}=J_{n扩}+J_{p扩}$

输运方程 $\frac{d^2\Delta p_n}{dx^2}-\frac{\Delta p_n}{L_p^2}=0$ $L_p=\sqrt{D_p\tau_p}$

$\Delta p(x)=\Delta p(x_n)\exp(-\frac{x-x_n}{L_p})$

$\Delta n(x)=\Delta n(-x_p)\exp(\frac{x+x_p}{L_p})$

肖克莱方程：$J=J_S[\exp(\frac{qV}{kT})-1]$

$J_S=\frac{qD_pp_{no}}{L_p}+\frac{qD_nn_{po}}{L_n}$ $=\frac{qD_pn_i^2}{L_pN_D}+\frac{qD_nn_i^2}{L_nN_A}$

①.产生复合效应：空间电荷区中，复合率最高：$U_{max}=\frac{n_i}{2\tau}\cdot\exp(\frac{qV_f}{2kT})$

$J_r=\int_{-x_p}^{x_n}qU_{max}dx=\frac{qn_ix_D}{2\tau}\exp(\frac{qV_f}{2kT})$

⇒ 在较小电压下复合电流占主导 m=2

大偏压下 扩散电流为主

反偏产生电流：$G=-U=\frac{n_i}{2\tau}$

$J_G=qGX_D=q\frac{n_i}{2\tau}X_D$

J_G 与 J_{rd} 之和，则 $E_g\downarrow$ $n_i\uparrow$

$T\uparrow$，$n_i\uparrow$，τ 以 $G\uparrow$ ⇒ 反向漏电流

②.大注入效应

小注入认为扩散电流为0

大注入认为任一点，空穴作用一样多

电中性条件使得多数载流子也扩散，⇒ 多子将使电导调制，电阻降低超过少子扩散

和多子平衡 $P_n(x_n)=P_{no}\exp(qV/kT)$

在强电流场 → $n_n(x_n)\approx\Delta n_n(x_n)$

$E(x_n)=-\frac{D_n}{\mu_n}\frac{1}{n_n(x_n)}\frac{d\Delta n_n(x)}{dx}|_{x=x_n}$

空穴电流 $J_p=-2qD_p\frac{d\Delta p_n(x)}{dx}|_{x=x_n}$ 系数为2

$J_f=q\cdot(2D_p)\cdot\frac{n_i}{L_p}\exp(\frac{qV}{2kT})$

大注入 $\propto\exp(\frac{qV}{2kT})$ 且与 n_i 成正比

③.串联电阻效应

PN结两端接串联电阻在压降 IR_s 使得实际加在PN结上压降 $V-IR_s$

电流较大时，外加电压在串联电阻 IR_s 较大，PN结上压降减小，I-V曲线偏离，I的增加变慢

解决方法：降低电阻率，提高掺杂浓度

④.温度效应

工作温度对器件性能影响很大，…

势垒电容：势垒区空间电荷随外加偏压变化，电荷变化，扩散电容：势垒区边扩散区少子电荷变化

反偏：只考虑势垒电容

PN结击穿特性

①热击穿：(不可逆)：发生击穿的PN结，PN结温度升高，…

$I_R=-I_S=-AJ_S\approx\frac{q\cdot A\cdot D_p\cdot p_{no}}{L_p}$

$=q\sqrt{\frac{D_p}{\tau_p}}\frac{n_i^2}{N_D}$，$n_i\propto T^3\exp(-\frac{E_g}{2kT})$

反向电流导致温度升高

高反向电流下反向电流与产生热增加，温度升高，进而反向电流…

E_g 小的材料更容易发生热击穿

宽禁带半导体工作温度高

⑤表面效应

①表面空间电荷区 ⇒ 增加产生复合

②引入正电荷，空间电荷区宽度随 E 而变，在半导体内部感应出负电荷，半导体表面…

③ Si-SiO_2 界面处界面态：对漏电流产生一定影响，提供了禁带中复合中心

④表面沟道电流：P型衬底表面浓度较低，SiO_2中正电荷较多，形成反型层 ⇒ PN结面积 ↑ I↑

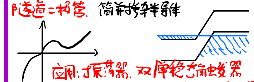
⑤表面漏电流：因表面沾污 ⇒ 表面漏电阻，并联在PN结上

⑥隧道击穿

PN结两侧掺杂浓度高，势垒区窄，电场强使得反偏电压下价带电子穿透到导带

$X_D\propto E_g^{\frac{1}{2}}$，$T\uparrow$，$E_g$ 小，越隧道击穿越容易

负 负温度系数



应用：隧道二极管，双稳态，高速器件

高速逻辑器件、开关器件，依赖的器件为隧道效应

①隧穿时间短，速度快，噪声低
②工作温度范围大
③缺点：输出电压小，高频特性…

突变结：$V_B=60(E_g/1.1)^{3/2}(N_B/10^{16})^{-3/4}$

线性缓变结：$V_B=60(E_g/1.1)^{6/5}[\alpha_j/(3\times10^{20})]^{-2/5}$

载流子浓度降低时，势垒区宽度增大，击穿电压增大

$V_B<4\frac{E_g}{q}$：隧道击穿，$V_B>6\frac{E_g}{q}$：雪崩击穿

⑦.雪崩击穿

反偏电压较高时，载流子在势垒区中碰撞电离使载流子增多

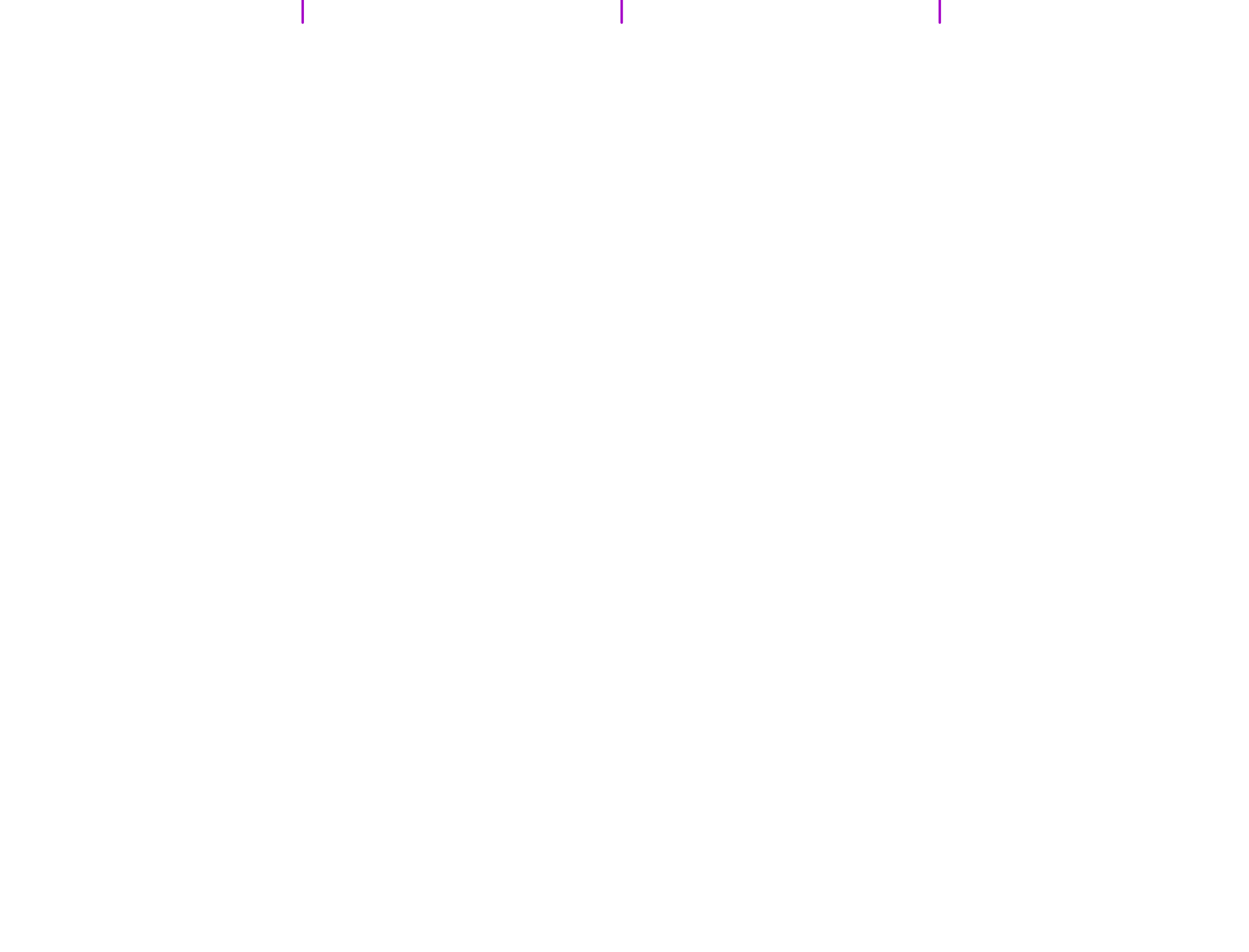
雪崩击穿，禁带宽度大的材料势垒区中电离率下降，产生载流子较多

反向偏压下，势垒区电场强，载流子与晶格碰撞… 产生新的电子空穴对

雪崩击穿电压为正温度系数

$E_{max}=\frac{qN_Ax_n}{\varepsilon_0\varepsilon_r}$ $V_B=\frac{\varepsilon_0\varepsilon_rE_c^2}{2qN_B}$

击穿电场决定雪崩击穿电压

T升高时，晶格散射加强，载流子平均自由程变短，载流子加速获得能量减小，需要电压更高，击穿电压升高

雪崩击穿电压温度系数为正