突变结和缓变结。最重要: 整流效应。制造方法: 合金法、浅扩散法、深扩散法、离子注入法。在界面处存在 和电子的浓度梯度,使得空穴由P区向N区扩散,电子由N区向P区扩散,两者都在扩散过程中通过复合而逐渐 消失。这样,在结两侧附近电中性被破坏,杂质离子显露出电性,称为空间电荷。空间电荷区,存在空间电荷的区域 自建电场(或内建电场)。这种平衡是一种动态平衡。

熱平衡条件: Fermi 能级相等: 内建电势(接触电势差) $V_{bl} = \frac{kT}{n} \ln \frac{N_{c}}{n^{2}}$ 4 耗尽近似理论,假设空间由荷区中正负电荷密度完全由电离杂质浓度决定。从而忽略自由载流子的影响 突夸结・Nor-=Nor

 $\varepsilon(x) = -\frac{qN_A}{c}(x + x_p); \frac{qN_D}{c}(x - x_n) \quad \psi(x) = \frac{qN_A}{c}(0.5x^2 + x_px); -\frac{qN_D}{c}(0.5x^2 - x_nx)$

 $x_n = \frac{N_A}{N_D + N_A}W; \ x_p = \frac{N_D}{N_D + N_A}W; \ W = \sqrt{\frac{2s_c}{q}\frac{N_A + N_D}{N_D N_A}V_D}$

 $V_{bi} = \frac{q}{2\epsilon_c} (N_D x_D^2 + N_A x_p^2); V_{bi} = 0.5\epsilon_m W; \epsilon_m = -\frac{qN_A}{\epsilon_c} x_p = -\frac{qN_D}{\epsilon_c} x_n$. 线性缓变结:杂质分布: $N = a_j x, \rho(x) = q a_j x$

 $\varepsilon(x) = -\frac{qa_j}{2\epsilon_i} \left[\left(\frac{W}{2} \right)^2 - x^2 \right] \qquad \psi(x) = -\frac{qa}{2\epsilon_i} \left(\frac{x^3}{3} - \frac{W^2}{2} x \right) \quad W = \left(\frac{12\epsilon_i}{qa} V_b \right)$ $V_{bi} = \frac{qa}{12c} W^3 = \frac{2kT}{a} \ln \frac{aW}{2n^2}; \ \epsilon_m = \frac{qa}{8c} W^2$

 $-\frac{1}{2} \sum_{(k,k)} (x_k) = p_{kk} \exp(q^k / k (k); n_k (-x_k) = n_{kk} \exp(q^k / k (k))$ $\frac{1}{2} \frac{1}{2} \sqrt{k} \exp(q^k / k (k); n_k (-x_k) = n_{kk} \exp(q^k / k (k))$ $\frac{1}{2} \frac{1}{2} \sqrt{k} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k (k)) = \frac{1}{2} \exp(q^k / k (k))$ $\frac{1}{2} \exp(q^k / k$ 总众区由场终重减弱、由子、空穴扩散由资亦相应增加、于县总由资增大、在反向偏压下、总众区两侧一个扩散+ 度范围内少子反扩散形成了电流,其方向从N区流向P区。由于少子浓度很低,故反向电流很小,且由于少子浓度梯度

条的"另外",这时以后,"在她们不能外了小孩子,这些小孩子,这些小孩子,就是不是你说了,我们不是你没有的。 家的,因此,反向电流不随外压的改变而变化,即反向电流饱和。 本假设:①耗尽区有突变的边界,边界外的半导体为电中性,外加电压全部降在势垒区中,满足突变耗尽近似,再 区中载流子全部耗尽。②两个边界处的载流子浓度通过结上的静电势差相关联。即满足玻尔兹曼分布条件。③小注

入条件。即注入的少子浓度远小于多子浓度。在外加电压变化时,中性区边界处的多子浓度的变化可忽略。④忽略势垒 6.中性基区少子分布的表达式:pg(x)-pgo "生和复合作用,耗尽区内既无产生电流,又无复合电流,通过势垒区的电子和空穴电流为常数。肖克敦 $I = J_s \left(\exp \left(\frac{qv}{kr} \right) - 1 \right); J_s = q \left(\frac{D_p}{L_p} p_{n0} + \frac{D_n}{L_p} n_{p0} \right) = q \left(\frac{D_p}{L_p} + \frac{D_n}{L_p} \right) n_1^2$



对 Si 和 GaAs 的 PN 结只能定性符合,因此需要进行修正,包括产生复合效应、大注入效应、串联电阻效应和温度效

11. 修正:正向偏置,复合效应: $J_r = \frac{qn_i W}{qr_i} \exp\left(\frac{qV}{qr_i}\right)$ 经验公式: $J_{F} \sim \exp\frac{qV}{qr_i} \eta$ 为理想化因子反向偏置,产生效应: $J_a =$

边界条件: $p_n(x_n) = n_i \exp(qV/2kT)$; $n_p(-x_p) = n_i \exp(qV/2kT)$ $J = q\left(\frac{2D_p}{r}n_i + \frac{2D_n}{r}n_i\right)\exp\left(\frac{qV}{2kT}\right)$ 〕大注入使扩散系数加倍,少子扩散系数由 DP 增加到 2DP,此时,漂移电流和扩散电流各占一半。②大注入时电流对 电压的依赖关系由小注入的 exp(qV/kT)变为 exp(qV/2kT),电流随电压增加的速度变慢。③ 对 P+N 结而言,大注入的 は血液スコムは赤水体なパパーパールの低いは同じな人であり、ロッパーの体の低いです。「マッパ」の、コーマッパ」の「ビス組化的物理」に因為している場合であったのです。 「成時、市本時期間を(成計学社会の信仰和市事題数(解決後的电視)上的広様不能認識、電気正向电気が動的速度、高体管論は特性分为二くて低、「大気性工作な、日外値和に、旧为成社で、I区工作的高体管、发射给处于正偏、集电。」 温度效应。①反向偏置时:在室温附近,对 Si的 PN结,温度每增加 1℃, IS 相应增加 15%, 即温度每增加 结处于反偏,Ⅱ区工作的晶体管,发射结束集结均处于正确,Ⅲ区工作的晶体管,发射结和集电结都为反偏,

6°C,反向电流增加1倍。②正向偏置时,对Si的PN结,导通压隆约为06V,室温附近,温度每增加10°C,电流增加 1倍,电压变化率约为-2mV/℃ 12. CV 特性: PN 结的电容可分为势垒电容及扩散电容,前者由势垒区中的空间电荷随外加电压变化而引起,后者由势 垒区两边积累的非平衡少子电荷随外加电压变化所引起。PN结的势垒区宽度随外加电压而变,因此所包含的空间电荷

(电离杂质)量也随外加电压而变。即耗尽层内正负电荷量随外加电压改变,这种电压变化引起电荷量变化的电容效应 称做 PN 结耗尽厚电容或势垒电容。 势垒电容 $C_i = \frac{dQ}{dV} = \frac{As_e}{W} V_{bi} \rightarrow V_{bi} - V$ 接近零偏或正偏时: $V_{bi} \rightarrow V_{bi} - 2kT/q$

PN结势垒电容类似于中间充满半导体介质的平板电容器。但两者之间也有重要的差异:①平板电容器的电荷集中在板 10.修正 可用于隔直流, 而 PN 结却能允许直流通过,

 $\frac{Aq^2}{L_p p_{n_0}} + \frac{L_n n_{p_0}}{L_n p_0} \exp \frac{qV_0}{V_0} V_0$ 是正向偏压 扩散电容 $C_{i} =$

突变为正向的瞬变时间长的多。 $t_s = \tau_p \ln \left(1 + \frac{l_p}{l_p}\right)$ 。 $t_s + t_f \approx \frac{\tau_p}{2} \left(\frac{l_p}{l_p}\right) W_n \leq L_p p t$, $t_s + t_f \approx \frac{W_n^2}{2D_n} \left(\frac{l_p}{l_p}\right)$ 。对于高速开关器件, 數为常數,及放大状态下, pn(W)=0,可得小注入条件下基区少子分布和少子电流的表达式: $p_B(x) = \frac{lap}{Aq0_{pB}N_B(x)}Q_{GB}$ 。 须减小少子寿命。因此通常引进能级靠近禁带中央的复合中心,如硅中掺金,可以大大降低少子寿命。 $I_{uB} = AqD_{uB}n_i^2 \exp\left(\frac{dV_{uB}}{dx}\right)/Q_{GB}$. Gummel $\frac{d}{dy}Q_{GB} = \int_{0}^{W_B} N_B(x) dx$, 均匀掺杂= W_BN_B 。发射区中 $\varepsilon_E(x)$, I_{uE} 加负号。 $\gamma =$



14. 等效电路模型: rs 是串联电阻,是由中性区和接触电极上的电压降引起的: gD 是二极管直流电导: CD 是扩散电 容,CT是热垒电容。



17. 击穿特性: 热不稳定性: 由于在高反向电压作用下的反向电离引起热耗散,使结温开高。结温开高又反过来使反向度。缓变基区: V₄ = ⁴⁰⁰/₄₀₁ (1 - ^{x₀}/₁₀₀), 基区宽度调制影响器件特性的表现之一是集电极电流随偏压变化。共射极接法 于给定的基区宽度W₄,只有当 NB 较大时才能防止基区穿通,使器件的电压只受集电结耗尽区的雪崩倍增作用限制。 宽度较小、反向电流较大的PN结(如Ge)。发展下的热不良这性是重要的。对于一般PN结不断必重要。特别员在低极电流IC不能换于VEC。但实际上,IC随VEC的增加而增加。这种集电极电流不知和现象可以用用vad应来解释。 温下、热不稳定性就变得更不重要了。
<u>鲜进市</u>穿:当 PN 结两区掺杂都很高时、势全区变得很窄且电场很强。若反偏压 角₀ = <u>n=</u> = <u>prim</u> ≈ <u>arr</u> = <u>prim</u> ≈ <u>prim</u> = <u>prim</u> ≈ <u>prim</u> = <u>prim</u> ≈ <u>prim</u> = <u>prim</u> ≈ <u>prim</u> ∞ <u>prim</u> ≈ <u>prim</u> ∞ <u>prim</u> ≈ <u>prim</u> ∞ <u>prim</u> ≈ <u>prim</u> ∞ <u>prim</u> 于势垒区厚度 W,而 W 又正比于 Eg。而多数半导体的禁带宽度 Eg 随温度增加而减小,亦即随着温度升高,隧道击穿一变,则负电荷层减小,正电荷层宽度增加,整个耗尽区向衬底移动,中性基区趋于加宽。 "新海空电压: V_a = 5_{cma}W、器件设计中,常采用通用公式: V_a = 60 (^E₂)¹³ (^M₂)^{-0.75}。碰撞电离雪崩击穿: 当半导体 流下,复合电流占支配作用, E_a~exp (⁴⁰²), m~2. CC是由注入基区的空穴下散到樂电区形成的空穴电流,不受发射

子空穴对,这样的过程一直持续下去,最后发生雪崩过程,因此又称为碰撞电离雪崩倍增效应。<mark>雪崩击穿电压的温度系 p₈₀(x) + n₈₀ = p₆₀(x) + N₈。考虑到基区大注入的少子对多子分布带来的影响后,基区电导率为o₅ =</mark> 数色子的常常满古学电压比磁道击学电压高程多,研究表明,VB-4 (Eg(q))时主要是疑道击学,VB-6 (Eg(q))时主要是 $q\mu_{uu}(N_u + p_b(x))$,若尺考虑基区靠近发射结附近的电导率可近似为; $\sigma_b^* = q\mu_{uu}(N_u + p_b(0)) = q\mu_{uu}N_u \left(1 + \frac{p_b(0)}{p_b}\right) = \frac{p_b(u_b)}{p_b(u_b)}$ 2. 电场限制环、扩散环、台面结构等(a)扩散掩服的边缘结形成弯曲(b)通过矩形掩服扩散形成柱面区和球面区
BT $\sigma_{B}\left(1 + \frac{p_{B}(0)}{n}\right)$ 。对应电阻率为: $\rho'_{B} = \rho_{B} / \left(1 + \frac{p_{B}(0)}{n}\right)$ 。式中的 pB(0)/NB 称为注入比。随着注入的加大, pB(0)不断加大, 基区电导率σ_b相应地不断上升,电阻率不断下降。这一现象被称为基区电导调制效应。(b)大注入自建电场:大注入时,

品体管工艺与杂质分布:合金管、全离子注入管:杂质分布物点:三个区内杂质均匀分布,发射结、集电结为突变结由于电子(多子)浓度橡胶的存在。必定会好集电结为向扩散、集电结上加防是反向偏低、它面上电子消动集电区、因时,关晰和抗策。导通制抗近似反比于 IC,当IC 很大时,导通阻抗很小、 双扩散管:杂质分布特点:基区为缓变杂质分布,发射区杂质分布也缓变。 2.分类:(a)均匀基区晶体管,传输机构以扩散为主,如合金管和全离子注入管。传输以扩散为主。(b)缓变基区晶体管。如各种扩散管。由于基区中存在自建电场,以漂移为主, 晶体管的放大原理: $I_E = I_{Ep} + I_{En}$; $I_C = I_{Cp} + I_{Cn}$

加里田一些基本的元件 从 0.9ICS 下路到 0.1ICS 所需的时间为下路时间 tf. ton=td+tr, toff=ts+tf, t=ton+toff - <u>男育地理場合的一般思想,</u>晶体管的電波体验。 - <u>男育地理場合的一般思想,</u>晶体管的電波体验。 - <u>男育地理場合的一般思想,</u>晶体管的電波体验了成本的方法。晶体管具有效大作用重要展上了到,检查一个面容统,与晶体管的面词的有相同,称为晶体管的等效也路或模型,因此在不同的原因场合可以并不同的模型

条件,内部:发射结与集电结要相距很近,即WB<<LB。外部:发射结正偏,集电结反偏,这样才会有电流传输过 (7)从应田鱼度出发,终恶件抑为"呕匣子",不管其内部发生的过程,仅根据恶件的流转性李均洗模刑,称为由路 程,即晶体管工作在有源放大区。晶体管的作用是将发射极电流最大限度地传输到集电极。为提高α., Ψ尺可能减小物 模型,这类模型的参数也可以与晶体管的内部参数联系起来。多年来,在 SPICE 之类的电路模拟器中,概括双极型晶体 但, 序曲所自于1月1月19884人至。而开自1月1月14年 远过程中的损失。主要方法有: (1)减小基区向发射区的反向注入空穴电流(或电子电流)NPN管(或 PNP 管), 即 模型, 廷实保呈的参观吧可以可面停自17月1中罗和外形电心。多于水,产的电子为性和器件的工艺参数相联系。而G 提高发射效率γ。(2)减小基区体内的复合电流 IBB,即提高基区传输因子α₇。提高电流增益的主要措施有:1.提高 -P模型则是建立在器件由学特性和基区多子由荷相联系的基础之上的 发射区掺杂浓度或杂质总量,增大正向注入申流,2,减小基区宽度,3,提高基区杂质分布梯度,4,提高基区载流子寿命 k伯斯一莫尔模型(EM 模型)属于晶体管的物理模型,其模型参数能较好反映物理本质且易于测量。基本思想是晶体 和迁移率,以增大载流子的扩散长度。

満足。即注入到基区的少千沢攻克低于该区多于浓度、③27室区免疫な5719 年になっ、金可化ウビニョル。
2015年1月1日になる部時
1月25日
1月125日
1月25日
1月15日
1月151
1月15
1月15
1月15 落在势垒区中,势垒区以外无电场。⑤器件的一维性。使载流子只沿x方向作一维运动,忽略了表面复合等影响,目发 1-

射结和集电结两结面积相同且互相平行。⑥发射区宽度 WE 和集电区宽度 WC 都远大于少子扩散长度,在两端处的少子 后在"近心"为"后心"为"后心"的"后来。 现在基础可说上加上二级智慧网解释消基板一发射根结的两维电流拥挤效应。总结,器件模型越精确,所需模型参数就越入有效产生复合中心,如掺金工艺。<mark>开关过程,</mark>截止状态、延迟过程、上升过程,超量存贮即地和状态、超量储存电布 8,器件模型就越复杂



 $\left(\exp\left(\frac{qV_{BC}}{bT}\right)-1\right)$

 $sinh\left(\frac{Wg}{Lag}\right)$ $-qAD_n \frac{dp_B(x)}{dp_B(x)}|_{y=0}$ 到达集电结的空穴电流密度: $I_{CD} = -qAD_D \frac{dp_B(x)}{dp_B(x)}$ 通过发射结的电子电流密度: $I_{En} = \frac{qAD_{nd}m_{ED}}{L_{ne}} \left(\exp\left(\frac{qV_{ED}}{kT}\right) - 1 \right)$ 到达集电结的空穴电流密度: $I_{En} = -\frac{qAD_{nd}m_{ED}}{L_{ne}} \left(\exp\left(\frac{qV_{ED}}{kT}\right) - 1 \right)$ 基区过剩载流子存贮电荷: $Q_B = qA \int_0^{W_B} (p_n(x) - p_{n0}) dx \approx \frac{qAW_B p_n(0)}{2}$ (当 $p_n(x)$) p_{n0} 时) $p_{n0} = p_{B0} \exp\left(\frac{qv_{BB}}{4r}\right)$

边界上的载流子浓度: ②发射极和集电极电流由边界处的少子浓度梯度给出,这两个电流和基区存贮电荷成正比: ③ P-N-P 品体管的发射效率y =

浓度等于平衡时值。

的影响越小

0 过论,①基有单向导电性②温度对电流的影响,其中 Dn、 In、 nn0、Dn、 In、 nn0 与 T 有关,IS 脑 T†而†,目萘带 偏, 饱和状态,VEB 正偏, VCB 正偏, 截止状态,VEB 反偏,VCB 反偏,反转状态,VEB 反偏, VCB 正偏, 饱和状 宽度 Eg 愈大,IS 变化越快、③单边突变结。Is 的表达式中只有一项起主要作用→只需考虑一边的少子扩散④正向导通电态时,晶体管处于小偏置电压、大输出电流情况,即导通状态。截止状态时,基区内无存贮电荷,集电极电流接近 0, 热率比硅低。为了计及自加热效应,可以考虑附加一个与晶体管有关的热电路。⑤考虑出联电阻等影响后,模型可以-9 输入和输出特性曲线(nnn), 共基极连接具有更高些的截止频率。

分精确,但所需参数多达25个。因此为了对特定电路进行分析,必须在精确度和模型复杂性之间进行折衷考虑。 12. 频率特性:频率参数:共基极截止频率后:定义为当电流增益随频率升高而下降到低频增益的1/√2倍时所对应的频在金属体内的载流子浓度和能带基本没有变化。 输入特性: IE 随 VBE 指数上升,与正向 P-N 结特性一致,随着 VCB 增加, IE 随 VBE 而上升得更快,这是由 于基区宽度 WB 随 VCB 增加而减小,从而导致 IE 增大。输出特性: IE=0 时 IC=ICBO,即集电结反向饱和电流。IC 按

有当集电结处于正偏状态后,才能阻止由发射区注入基区的空穴流向集电区。此时,晶体管进入饱和区。 共发射极、输入物性、与正向 PN 结构性一致、随着 VCE 增加、IB 减小、这是由于增加 VCE 会使 WB 减小、基区中的 很多的频率下测量β值来得到 IT。IT 也是描述晶体管能起电流放大作用的最高极限频率。fr = √βr-1f_μ ≈ β₀f_μ = $\lambda_{cont} = 0.06 \text{ mean} + 0$ 式中 TEC 为载泣子 ICBO、输出特性:当IB=0时,演过晶体管的电流为ICEO,随着IB增加。IC以βIB的爆伸上升:且随着VCE增加IC从发射极流到集电极时依次经历的四个延迟时间之和,分别为发射结耗尽层按在时间、基区或通时间集电结耗尽层波 RBOY #10月113 目110月11 - 2013月11日 - 2013月

 $\int_{\mathbb{R}^{4} d^{p_{B}(0)(1-W/x)}} dx = \frac{W_{B}^{2}}{1-x}$ (在基区宽度 WB<<LpB, 近似认为基区传输电流为常数即 lpB(x)≈lpE) $J_0 = \int_{b_R(x)} dx = J_0 = \int_{b_R(x)} dx = 2D_{\mu R} (T = E = 2D$ WB,提高基区电场因子 η,增大基区少子扩散系数 DpB。②减小发射结面积以减小 CTe。③减小集电结的势垒宽度

xiC,即降低集电区电阻率,但它又与提高击穿电压有矛盾。为此,必须根据不同要求作适当选择。④减小集电极串册 电阻 rcs 及集电结势全电容 CTc。为此一是降低集电区电阻率和减小集电区厚度,以减小 rcs(但这也与提高击穿电压的 5. 金属半导体拔触的几种情况;对 M/n 型半导体;Wm>Ws 能带上弯--电子势垒,空间电荷一电离施主。Wm<Ws 能 建电场的缓变基区,减小结面积,适当降低集电区电阻率和厚度。

· 序效电路:晶体管是非线性器件,但对于小信号条件下的工作状态可以看作线性器件。因此,常用四端P

 $h = m(y^2 \Delta x^2)$ 1 (SC 2) (1) $V = \frac{1}{q} \frac{a_{0}(y)}{a_{0}(y)} dx^2$ (1) $\frac{a_{0}(y)}{q} x^2$ (1) $\frac{a_{0}(y)}{q} x^$ $G_{\max}f^2 = \frac{fr}{8\pi G_{r,r_b}}$ 标志晶体管的放大能力,也称增益一带宽积。最高振荡频率: $f_{\max} = \sqrt{\frac{fr}{8\pi r_b G_{r,r}}}$ 。式中,rb为基极电阻,

第一中の自己が対理に、利認人、差位で9週間に、差位で5週回と2000年に加速ではあった。 度構度才増大、認知少子在基区輸送过程中的度合振夫、认为基区少子電流電気冷電質(WR<LpB)、设少子扩散系(CTC方規电板总输出电容。 勢力電影、力量力は太差下、mgWLの、可給小ド入各体下基因(か子分布和)や子由流向券決式、mg(r)=「如_______」16. 噪声系数 F、信曝比 SNR=Ps;@Psq#s。 噪声系数 F=SNRi/SNRo=(PsPN)i/(PsPN)o。单位功率增益下 BJT

噪声 低频小于 1KHz 噪声,低频下晶体管的主要噪声源,主要与晶体结构、表面效应有关。

 $\frac{1}{1+\frac{\theta_{1}}{\theta_{1}}}$ ④ 基区传输因子 $\alpha_{T} = 1 - \frac{1}{2} \left(\frac{W_{0}}{U_{0}} \right)^{2}$. $\frac{1}{2} = \frac{\eta - 1 + \exp(-\eta)}{\eta^{2}}$ 发射极电流集边效应:为获得高的电流增益,基区宽度必须窄, 与之相应的电阻为基区扩展电阻:r_{bb},其上的横向电压为V_{bb},=I_B,由于晶体管中存在着基区扩展电阻,因此当基 VBC(共基极接法)或 VEC(共射极接法)超过击穿电压临界值时,晶体管的集电极电流 IC急剧增加,称为雪崩击 极电流流过时,就会在基区中产生横向压降,从而使实际加在E、B结上的正向施压从基极电极到结接触面逐渐减小,穿。原因是集电结耗尽区内的电场太强而产生大量电子空穴(雪崩倍增),共基极接法,定义发射极开路时集电极一基极 部被电子占据,而以上的全部空出时,半导体表面是中性的。低于q400的界面态没有电子占据时带正电,作用相当于〕 使注入电流密度从边缘至中央指数下降,因此发射结中心部分的电流密度运小于边缘部分,即发射极电流主要集中在发 击穿电压为 BVCBO,对集电区掺杂运低于基区时,BV₂₀。≈ ^{4,4}。式中,EC是临界击穿电场,NC是集电区的掺杂浓 主,高于q400的界面态被电子占据时带负电,作用相当于受主。如果q400与半导体的 EF重合,则界面态和半导体内 正比,而不是同它的面积成正比。所以,降低发射极电流集边效应最有效的方法是使电流分布在一个相当大的边缘上,皮。外积极极法:定义差极了始时,架电级"发射极的由穿电压为起"之数极的由穿电压为起来电话发生自频而冲发。向表面转移,界面净电荷为负。以 Mn 型半导体为例,且 Wm>Ws.①单独考虑表面态表面态在能隙中形成一个能带设 如采用周长。面积比很高的梳状结构,Early 效应(基区宽度调制效应):当改变基极一集电极偏压时,集电结耗尽区宽。应,利用 PN 雪崩倍增因子的经验公式:M = 1-0/ph/m。可得,BVcgo = BVcgo/√(1 + β_o),对于 Si, n = 2-6, 且 印纹 表面态的电中性能级距价带顶为 eΦ0 由表面态的带电状态,表面态石带在一个有当于出动。 Anvirul w Lanvirul Manuter Lanview The Constraint and Constraint 为单边突变结,基区掺杂最低,势垒区完全扩展在基区内。对双扩散管,集电区掺杂小于基区掺杂,扩展集中在集电区 WBeff 减小。如果晶体管的基区掺杂浓度比集电区低,基区宽度 WB 又较小,则有可能在集电结发生雪崩击穿之前, 理想情况下, VA→∞。对均匀基区: $x_B = \left(\frac{2\epsilon_V u_C}{q_{N_B}}\right)^{0.5}$, $V_A = \frac{qN_B W_{BB} x_B}{2\epsilon_c} \left(1 - \frac{x_B}{W_{BB}}\right)^3$. $W_{B0} \overline{x} \overline{x} x_B = 0$ 时的基区宽 效应,或者发生在集电区掺杂浓度高于基区的晶体管中。假设基区、集电区均匀掺杂,根据势垒宽度的公式,当

最大集电极电流 IC: 为使晶体管电路的输出功率大,要求晶体管能输出较大的电流,但大电流工作的晶 密度很大,S->0。 休等由流放大系教和截止频率都要下路。从而限制了输出功率。因此。在讨论是休管的功率特性时,我们生讨论是休管 的最大集电极电流。基区电导调制效应及有效基区扩展效应(Kirk 效应)均会使晶体管特性变差,因此必须定义各自的最 大由流跟制。最大集由极由流密度取决于上述两种效应中最小的最大发射极电流。功率晶体管的安全工作区(SOA)。晶 体管的最大耗散为非晶体管的输出功率,除受到电学多数限制,这是型制态等数的原因。这是非正能因为如此偏正全被镜像力降低很多。镜像力使有特基势全降低的崩裂是全属表面附近的半导体导带度复有电子存在。势全年身的伤热 俗智调规文化成功率晶体管智髓出功率,能受到理学参数的内部,达受预展学参数的限制。这位11 电弧用热效应使强,而全动动数和表面表决定,与电子总存在无关,所以在滑稽势态度使时,如果用用方法与电子存在属与导导体的时 体管消耗,定的功率,引起管交发起,此此最通道是学校和、管式等进行教育,然为晶体管的性质功率。晶体管的最新运动,副外有超数量达式是有重大的空间和面积,有一点一点有关为电子有全属与导导体的时

17月10日中国地学生的公司、18月1日、18月11日、18月1日、18月1日、18月1日、18月1日、18月1日、18月1日、18月1日、18月1日、1 于瞬态热阻 RTS。通常 IC-VCE¹:(3)二次击穿临界功耗 PSB 曲线由实验决定,电流与电压有如下关系,I-V⁴:n在(二面号通),光电二极管:雪崩二极管(反偏势金特性)以及作为 MESFET 的控制權及 (化物性的定性图象:① 1.5~4 之间; (4) 最大电压 Vcm。在线性放大区, Vcm=Vsu

此在集电结的基区顺有电子积累,由于扩散运动。在发射结的基区侧电子浓度将降低,从而在基区中产生由发射结指向 阻抗内,尤其对于导通阻抗。<mark>开关时</mark>间:开关时间的定义:晶体管从关态转变为开态的时间称为开启时间 ton,由开态 称为上升时间 tr. 存贮时间:基极信号变负开始到集电极电流下降到 0.9(CS, 称为存贮时间 ts. 下降时间:集电极电流, 中, n 为理想因子, 10 为与不依赖电压的部分,非理想效应用 n 的取做来反映, n 通常取 1.0-1.21) 其中 10 通过外推得



消失过程即存贮时间、下降过程、截止状态。提高开关速度的措施:提高晶体管的开关速度,必须从改善器件性能及 》。每于按量30毫久。 每mmad—Poon最爱信(于规型):主要特点是把晶体管的电学转性(结电压、集电极电流等)和基区多于电荷联系在一路工作条件看子,这很我们仅讨论提高开关速度对器件能能的要求,提高晶体管的频率转性。要求、(a)减小结面积, 起。Q_B = qA f^{cc}_Ep(x) dx = Q_{B0} + Q_E 编时其耗尽区党度变化而使基区多子电荷增加的数量,QIC代表集电结正编时其耗尽区宽度变化而使基区多子电荷增加序,其原因是(a)降低集电区少子寿命。可减少集电区中超量编荐少子的数量,在储存时间内又可加速超量储存少于 的数量。QdE+QdC代表基区中存储电荷的数量。Jg = 🚋 + Irres。讨论①Gummel - Poo 模型不能很好描述电流集边效 消失、从而使 ts减小,对 NPN 效果更好。(b)折出凝集在位错、层错处的重金属钢、铁等。以改善反向特性。(c)掺金比

应,电流集边改应对硅双碳晶体管是重要的问题。为了部分的考虑这些效应。SPICE模型提供一个表达大来描述基瓦电的缺点,一是使反向漏电流增加,还减小了电流放大增益的,已经恢复电心电阻率增加。这是因为金融上完的脑主要会 阻随正向电流的变化。②用电荷控制模型描述晶体管的瞬态行为,只能是一种近似。特别是,瞬态电荷的分布与由电荷主作用。(3)减小集电区外延尽厚度 WC,以减小超量存贮的电荷。 " IFET 和 MESFET 控制模型得到的稳态分布是不同的。③为了精确描述品体管的基区电阻和集电结电容,需要使用分布电阻一电容网络。

8成:金属/半导体接触结构通常是通过在干净的半导体表面淀积金属而形成。利用金属硅化物 为简化起见, Gummel-Poon 模型只考虑了单一的基极电阻, 而器件的大部分电容必须通过该电阻进行充电, 在更精确 术可以优化和减小接触电阻,有助于形成低电阻欧姆接触。目前使用平面工艺制作面接触。 2. 金半接触的类型,金属,半导体结分为两种类型,具有整流作用的肖特基结和非整流低电阻的欧姆结。 的模型中,基区被分成几部分,分别定义了不同的串联电阻和相关的电容。④双极晶体管中的电流密度可能会很大,这 样电流流过器件时会产生很可观的热量,由于晶体管的各种特性强烈依赖于温度的变化,自加热效应将对测量的特性。 生影响。这对于III-V 族器件尤为重要,因这种器件基区的电阻率高从而要求的发射区宽度也大。而且III-V 族材料的导,如果有效的学生。而我们的是这些不能是一个有些的学生。而我们是这些不能是一个不能是一个不能是一个不能是一些不能的学生。

型就是所谓肖特基势垒。金属半导体形成的具有整流效应的结称为肖特基结。欧姆结、又称为欧姆接触。金属半导体技 触也可能是非整流性的,即不管所加电压极性如何,接触电阻均可忽略,这种金属半导体接触称为欧姆接触。为实现目 子系统中的相互连接,所有半导体器件和集成电路都必须有欧姆接触。

3.能带关系: 金属和半导体接触时,由于金属的功函数一般和半导体的功函数不同,而存在接触电势差,结果在接触。 面附近形成势垒,通常称为肖特基势垒。功函数是费米能级和真空能级的能量差(即对于金属为 $q\phi_m$,对于 。半导体导带底和真空能级能量差称为电子亲和能qx。金属半导体的接触势垒是指电子从金属进入半导体必须5 服的势垒的高度。功函数: $W = E_{VAC} - EF_{\cdot}(E_{VAC} - 真空中静止电子的能量,亦记作<math>E_0$)。功函数给出了固体中 EF 处的电力 逃逸到真空所需的最小能量。关于功函数的几点说明:① 对金属而言, 功函数 Wm 可看作是固定的。功函数 Wm 标志丁 由子在会属中被束缚的程度。对半导体而言 功函数与掺杂有关② 功函数与表面有关。③ 功函数是一个统计物理量。 《导体而言,功函数 W 与掺杂有关,电子亲和能发是固定的,半导体功函数与杂质掺杂浓度的关系。n型

WS-x+(EC-EF)。 型半导体: WS-x+[Eg-(EF-EV])。 假设金属与半导体功函数差为: Wms, 且一般情况下不为0. 当金 属和半导体形成接触时,如果二者的功函数不同(费米能级不等),则会发生载流子浓度和电势的再分布,形成肖特基 势垒。通常会出现电子从功函数小(费米能级高)的材料流向功函数大的材料,直到两材料体内各点的费米能级相同 (即 Ef =常数)为止。半导体体内载道子的再分布会形成载流子耗尽或积累,并在耗尽区或积累区发生能带弯曲,

率, 即α下降到1/√2α,时频率。共发射极截止频率f;:定义为β下降到1/√2β,时的频率。特征频率f;:定义为β下降到1.4、全属半导体的技敏电势差:Mn型半导体:①按触电势差:-为了补偿两者功函数之差,金属与半导体之间产生电势 时 (0db) 的频率。值得注意的是, $f > f_{a}$ 以后, β職频率升高而下降是有规律的; $f|\beta| = const = f_{a}$,频率升高一倍, Vms=(Ws-Wm)c。当 Wm>Ws, Vms=(0金) 因為處已为五 分十 国际市场的数块电势差全部降落于空间电荷区 增益就下降一倍。即下降 6db,其频率与增益的乘积保持为常数不变。因此 fT 又称为增益一带宽乘积。可以在比 fT 低 半导体一边的势全高度,VD=IVms③表面势一半导体表面相对于体内的电势 Vs=Vms④金属一边的势垒高度(肖特基势 会--SB): eΦSB = eΦns= Wm-//。 通常选择 ΦSB 为描述 金属/半导体接触势垒的基本物理量(ΦSB 几平与外加电压无关;



要求矛盾);二是缩小结面积以降低 CTc。综合之,提高 fT 的主要途径是,基区宽度要窄,扩散系数要大,应用有内 下弯-电子势阱,空间电荷一电子积累。势全一阻挡层,势阱一反阻挡层。对 M / p 型半导体 Wm>Ws 能带上弯-空穴 阱,空间电荷一空穴积累。Wm<Ws能带下弯--空穴势垒,空间电荷一电离受主。势垒一阻挡层,势阱一反阻挡层

6 会属半导体接触的势会高度,当会属与半导体形成繁密接触时,在执平衡下两种材料的费米能级必须相等。此外, 而 PN结构电荷分布在整个空间电荷区内、且电荷的变化又发生在势全区边缘。②平板电容器板间距离一定,电、脚点,或如小脚小,被天墨的一声,可正是公司你被收回了中国的自己的一个。

此,其势垒高度还可以写成 $\phi_{nB} = V_{bi} + V_n$ 。其中 qVn 为半导体的导带底和费米能级之差。 。 属半导体接触的电容特性,会属与 n 型半导体接触、会属一侧有鱼表面电荷、半导体一侧存在等量的但极性相F 正空间电荷。这种电荷分布和具有同样电场分布的 P+-N 结完全相同,由此得到半导体表面耗尽层宽度为: W =

24x (Vbi – V)。金属相对 n型半导体加正电压(正向偏置)时,上式中外加电压 V 取正值:金属相对 n型半导体加步

、 玉即反向偏置时,外加电压 V 取负值。半导体内单位面积的空间电荷 Osc(C/cm²)和单位面积耗尽层电容 C 表示为: $Q_{sc} = qN_DW = \sqrt{2qN_D\varepsilon_s(V_{bi} - V)}, C = \sqrt{\frac{qN_D\varepsilon_s}{2(V_{bi} - V)}} = \frac{\varepsilon_s}{W}$

是因为在实际的金属半导体接触中,由于晶格不连续,在接触界面处产生大量的能量状态,这些能量状态叫做界面态 态的存在,半导体表面产生空间电荷区,能带弯曲。为了描述半导体表面态,引入中性能级 aΦ0 没有电子交换,界面的净电荷为0。如果 addo_FF,则电子从表面向体内转移,界面净电荷为正,addo_FF,电子从体) 由子后 呈正由性 受主型表面态一空态时 呈由中性 得到由子后 呈色由性 对大多数半导体 表面态由中性能级距价带正 的有 eΦ0 =(1/3)Eg②半导体与其表面态通过交换电子,达到相互平衡,具有统 具有统一的 EF。小结:仍以 M/n-S, 势垒接触(Wm>Ws)为例:eΦSB =eVD+(Ec -EF)n。当不考虑表面态:eΦSB= Wm -χ N_C « N_B时基区较薄即 WB 很小时, V_{uT} ≈ ^{4%WE}, N_c »> N_B时, V_{uT} ≈ ^{4%WE}, 式中N_a为基区掺杂浓度, W_a为基区差度。对 面态的密度很高:cd>SB=Eg - cd0 肖特基势全高度与金属的 Wm 无关.--般情况下,可介于二者之间,则有:cd>SB =(1-S) (Eg-eΦ0)+S(Wm-χ)。S称为界面行为因子(与半导体材料有关,与制造工艺有关)。当表面态密度很小, S->1.当表面:

> 正电荷之间的引力等于电子与位于一x处等量正电荷之间的静电引力,称为镜像力。这个势能叠加到理想肖特基势值 上,將使原来的当特基勢会曲线在x=0外下降,即当特基勢会降低,这种效应称为当特基效应。大申场下,当特基契

定件图象--- 阳档层的整谊作用:(仍讨论 M/n-S 形成电子势垒)M/S 接触最多子器件 对 M/n-S 形成的电子势垒 其输运特性

 $\frac{1}{2^2}$, 9-週間抗, $R_{aa} = \frac{v_{erres}}{v_{erres}}$, 由上面两式可知,结的反向饱和电流 IEBO、ICBO 小 电振振 小 当反向催狂如大反向电流可趋于饱和, 熱电子发射理论: $J = f_s \left(\exp\left(\frac{-\vartheta_{Er}}{v_{err}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{-\vartheta_{Er}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(\frac{-\vartheta_{Erres}}{v_{erres}}\right) + \frac{1}{2} \left(\exp\left(\frac{-\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(\frac{-\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = AT^2 \exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $A^* = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right) - 1\right)$, $f_s = \frac{1}{2} \left(\exp\left(-\frac{\vartheta_{Erres}}{v_{erres}}\right)$, $f_s = \frac{1}$ 通常,基区和集电区的欧姆电阻包含在总 4mmk²mc。除多子电流外,还存在少子电流,由金属向半导体中注入少子(空穴),空穴的注入和 p+n 结情况一样,其电

 $I_c \approx \frac{2 \Omega_{sc}}{2 \Omega_{pc}} Q_s \Re \Im Q_s = \frac{w_s}{2 \Omega_{pc}} I_c = I_c \tau_s$ 7. $i t_c^*$. $\mathbf{l}_c \mathbf{k} \hat{\mathbf{e}} = - \mathbf{k} \hat{\mathbf{g}} \mathbf{e} \| \mathbf{k} - \mathbf{k} \|_c$ $=\frac{1}{1+\frac{q_{DT}}{q_{DT}}}$ ④基区传输因子 $\alpha_T = \frac{l_{CP}}{l_{En}} = \operatorname{sech} \frac{w_0}{l_{en}} \approx 1 - \frac{1}{2} \left(\frac{w_0}{l_{en}} \right)$ 8. 晶体管的工作状态:晶体管的工作状态取决于发射结、集电结上所加的电压极性。放大状态: VEB 正偏, VCB 反

压:Eg越大的材料,具有更大的正向导通电压⑤上述理想方程描述 Ge的 PN 结在小电流密度下的伏安特性是适合的,而即关斯状态。反转状态时,电流增益小于放大状态,因为集电极掺杂浓度比基极浓度要低,因此发射效率也较低。

由此可得, $\varepsilon_B = -\frac{kT}{q}\frac{1}{n_B}\frac{dn_B}{dx} = \frac{N_B}{N_B + p_B}E_B + \frac{kT}{q}\frac{1}{N_B + p_B}\frac{dp_B}{dx}$, 式中, $E_B = -\frac{kT}{q}\frac{1}{N_B}\frac{dN_B}{dx}$, 为基区自身掺杂分布形成的內建电场。

到、2)可以从以前的式子得到势垒高度,在分析中势垒降低必竭考虑、3)a 从曲线斜半得到。相同点,①正佩时,指 器件具有自我保护的功能。③输入端是反偏的 pa 结、输入机大, 便于匹配。④输出阻抗也很大, 是更为恒流源。这与 Ey 强立无关,且沿均强长度方向的电场变化很慢,即⁴⁴, « ⁴⁴/₄ a b a ⁴/₄ μa c a ⁴/₄ { b a ⁴/₄ μa c a ⁴/₄ { b a ⁴/₄ μa c a ⁴/₄ { b a ⁴/₄ μa c a ⁴/₄ (b a ⁴/₄ μa ⁴/₆ a ⁴/₄ a b a ⁴/₄ μa ⁴/₆ a ⁴/₄ a ⁴/

金属和半导体接触在半导体表面形成的表面势为:





 $\left(\frac{V_{bi}-V_{GS}}{V_{P0}}\right)^{1/2}$

16. 直流参数:本征夹断电压 V_{P0} 。夹断电压 $V_p = V_{bi} - V_{P0} = V_{bi} - \frac{qN_D a^2}{2\epsilon_0} \approx -\frac{qN_D a^2}{2\epsilon_0}$ 。此处的负号表示栅结为反向偏置。对 于N沟JFET, Vp<0, 对于P沟JFET, Vp>0。由此可见,沟道中杂质浓度越高及原始沟道越厚,夹断电压也越高。 大饱和漏极电流I₀₅₅ = 1-4¹/₂⁻² ^{2a2ap,No</sub>/₂ 增大均道厚度以及增加沟道的宽长比,可以增大 IFET 的最大漏极电流。最小沟} 道电阻R_{min} = <u>1</u>, 由于存在沟道体电阻,漏电流将在沟道电阻上产生压降。漏极电流在 Rmin 上产生的压

Rmin、RS和RD,以改善器件的功率转性。槽极载止电流IGSS主要由反向扩散电流和势垒区产生电流构成,其值在 大面增大--深耗尽状态当表面处于深耗尽--随VG增加,d增加(>d4加(>d4加(>d4加(>d4和)),MOS 结构的电容不再呈现为最小值。 10⁻⁹-10⁻¹²A。標源输入电阻 RGS 相当高,其值在10⁸ Ω以上。但对功率器件而言, 栅截止电流将大大增加。这是因为

功率器件漏源电压较高,沟道的电场强度较大,强电场将使漂移通过沟道的载流子获得足够高的能量去碰撞电离产生新 的由子一空穴对。新产生的由子继续流向湿极使湿极电流倍增。而空穴则被危偏置的栅电极所收集。使栅极电流很快增 空穴对愈多。因此,在高漏源偏置的功率 JFET 中, 栅极截止电流往往是很高的。例如,当漏源电压 VDS=10V 时, 栅 电流维持在10-10A数量级;而当VDS=50V时,栅电流将增大6个数量级而上升到10-4A。在短沟道器件中,由于沟道电 场更强,更容易出现载流子倍增效应。漏源击穿电压 BVDS:在 JFET中,漏端栅结所承受的反向电压最大。在沟道较长 器件中,当漏漏栅结电压增加到PN结反向击穿电压时,漏端所加电压即为漏源击穿电压BUgs = BUg + Vgs - BUg: 柵 PN结反向击穿电压。输出功率正比于器件所能容许的最大漏极电流 IDmax 和器件所能容许的最高漏源峰值电 (BVDS-VDSat),即输出功率: Po = IDmax(BVDS - VDSat)可见,对于功率 JFET 来说,不仅要求其电流容量大,击穿电压高,且 在最高工作电流下具有小的漏源饱和电压 VDSat

17. 交流小信号参数: 跨导g_m = $\frac{\partial I_D}{\partial V_{CC}}|_{V_{CS}=C}$ 。漏电导g_D = $\frac{\partial I_D}{\partial V_{CC}}|_{V_{CS}=C^{\circ}}$ 他和区的漏电导: $\Delta L \approx \int_{0}^{2s_s(V_M+V_{CS}+V_{DS}-V_{DM})} \frac{\partial I_{CS}}{\partial V_{CS}}|_{V_{CS}=C^{\circ}}$

$$\int \frac{2s_s(V_{DS}-|V_p|)}{\alpha N}$$
, $L_{eff} = L - \frac{1}{2}\Delta L$, $I'_{Dsat} = \frac{I_{Dsat}L}{L}$, $g_{DS} = \frac{I_{Dsat}(\frac{L}{k_{eff}}-1)}{N}$

$$V_{s_1} = (V_{s_1} - V_{c_2})^{-1}_{s_1}$$
, $E_c = \frac{v_{s_1}}{c_1} \rightarrow I'_{c_1} = \frac{I_0}{c_1}$, 海道长度越短,器件的饱和温极电流下降的幅度越大,

20. 频率特性:交流介信号等效电路;支流漏版电流:4z=g_mp_z+v_m/R_m,实际器件中,靠近源端和漏漏存在串联电 再成进行时,产品或的Thind Thin Thing 開,这些电阻引起源漏接触电极和沟道之间产生电压降 IR、可以认为中央区截面是"本征"JFET。 $g'_m = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_0 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_1 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_2 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_2 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_1 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0}, g_2 = \frac{1}{1+R_{g_m}(R_0+R_0)R_0},$ 的介质材料,如氯化硅(相对介电常数为7.5)介质就是一例。

14%g__*K_7%0/80 ** 14%g__*K_7*0/80 过输入电容的电流等于输出漏极电流时的频率。也就是电流放大系数等于1时所对应的频率。因此,fT也称为共源组态 下的增益-带冤乘积。 $f_T = \frac{g_m}{2\pi t_{gr}^2} = \frac{\mu}{2\pi t_{gr}^3} V_{po} = \frac{\mu n N_0 a^2}{4\pi s_x}$ 。但特征频率随沟道长度的缩短而提高并不是没有限制的。一是渡越时 间限制,因为载流子从源端到漏端需要一定的渡越时间,在弱场情况下, μ 为常数,渡越时间 $\tau = \frac{L}{\mu E_{\mu}} \approx \frac{L}{\mu V_{00}}$ 因此,由渡 纏时间、大小次定的 JFET的工作候車方波總付回截止候車点 $\frac{\mu_0}{2\pi V_0}$ $\frac{\mu_0}{2\pi V_0}$ 3 約約 $\frac{1}{2\pi V_0}$ 3 約約 $\frac{1}{2\pi V_0}$ 最高振荡候車 fi 当 JFET输入和输出均共地匹配时,共源功率

 $\frac{fr}{2\sqrt{r+6rr}}$, $r_1 = \frac{R_c + R_{gs} + R_G}{R_s}$, $\tau_3 = 2\pi R_c C_{gd}$ 。由上面分析可见,器件的特征频率 fT 越高,最高振荡频 率 fm 也越高。而器件的频率特性由它自身的几何尺寸和材料参数决定。另外,由于电子迁移率大于空穴迁移率,因 此,不论是Si还是GaAs材料,微波器件都采用N沟FET的结构。再由于GaAs材料中低场电子迁移率又比Si的低场 迁移率大约高五倍,所以,GaAs器件的频率特性又优于Si器件。要想得到高的fm,除了提高fT外,还必须使电阻比 8 百言 值 r1 达到最佳值,将寄生电阻 RG、RS 和反馈电容 Cgd 减到最小。

题,谏度高,噪音系数低;而目漏极电流 Ids 的温度关系决定于载流子迁移率的温度关系,则电流具有负的温度系数。

率和噪声系数,功率晶体管主要指标是功率增益和效率。最大可用功率增益为: MAG =

双层外延射备高阻缓冲层,然后再外延高浓度有源层,c 廣蚀凹離。③反可能减小热阻④提高功率增益。缩小栅长降低 酒(Kara) 标志理。3 温度稳定性能良好的栅氧化层,所以 RGS 主要就是栅极下 Sto2 层的绝缘电阻。且只需要很小的道级驱动电流,并可与多个 FET 并联、(2)场效应晶体管的输入功能很小(3)温度稳定性好,因

1. MOSFEL: 每月FEL 增加AFSFL ##25FL 和AFSFL ##25FL ##25FL

1.4 無用19411 1 1 1 1 1 2 1 1 1 1 2 1 1 1 1 2 1 1 1 1 2 1 1 2 1 1 1 1 1 2 1 1 2 1 1 1 1 1 2 1 1 2 1 1 1 1 1 2 1 1 2 1 1 2 1 1 1 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 1 2 1 2 1 1 2 1 2 1 1 2 1 2 1 1 2

14. 快要特性 (查諾1V特性); GCA 模型是指、播給耗尽区中指重造给干面方向的电场分量 Ex 与指向道接度方向使数 5. 半导体表面状态; 展示; vs -0. 电场方向; 体内→表面; 耗后; vs -0. 电场方向; 体内→表面; 机后; vs -0. 电场方向; 水面; vs -0. 电场方向; 体内→表面; 机后; vs -0. 电场方向; 本面 → 体内, Q_x = -qN_xW = 12. 有效拘进使 Kall = Vs -0. 电场方向; Kp -0. 电场力空动; Kp -0. 电场方方向; Kp -0. 电场方向; Kp -0. 电动方向; Kp -0. 电场方向; Kp -0. 电动方向; Kp -0. 电动力o; Kp -0. 电动力 时尤为显著。因此起始于漏扩散区的电力线的一部分将通过软宽的耗尽区而终止于沟道区。这相当于漏一沟道问有相当(2)寄生晶体管效应。热电子通过碰撞电离产生次级电子空穴对,这些次级电子将流入漏极,形成漏电流;而空穴将

 $f_{n} = \frac{1}{2} \left(\frac{1}{2} e_{n-1} e_{n-1}$

由电子的运动;在垂直于界面(势阱壁)方向的运动,必须考虑量子效应——能量量子化. 沟道长度和减小阈值电压。截止频率 fT: 定义 fT 为输出端交流短路时 MOSFET 的输出电流和输入电流相等时的频率。

的变化之间电荷区电容呈现的是耗尽层电容最小值。MOS结构的电容也呈现最小值不再随偏压 VG 呈现显著变化。反 比,所以在条件相同情况下,Night MOSFET 要比P 对远器件的高频特性好。因此,高频MOSFET 都用 Night 微、 型层电荷主要由少数载流子決定,在低频时,它随电场的变化而变化.反型层电容起重要作用。当频率高于某一频率值外,减小频电压或混高栅压也有利于改善频率特性。还要注意的是尽量减小寄生参量。响应时间:由 MOSFET 的工作 时,反型层电荷(少子电荷)将不能交变信号,即少子的产生复合的速度跟随不上电场频率的变化,于是反型层电荷将机理的分析可知其响应速度受到三个因素的限制;①载流子波越沟道所需要时间的限制。这是对器件速度的基本限 漏区及其歌姆接触电极所产生的串联电阻 RS 和 RD。它们的存在也将增大器件的耗散功率,所以功率 JPET 应设法减小 VG 的变化十分迅速,且其正向幅度大于 VT、则即使表面势 VS-2VB 反型层也来不及建立,耗尽层宽度路偏压偏度的增 ①个因素对速度的限制,即考虑教流了从源端沿沟逆到达温端 所需要的时间(称为沟道渡越时间),记为r。from)= 21.器件小型化规则,按比例编小 MOSFET。为了源免不希望发生的短沟道效应所采取的一种措施是,按比例编小长沟

而使提高频率特性。(3)减小弯生电容 Cgs、Cgd、采用自对准结构、偏置栅结构、双栅结构、SOI结构等。 场不变,其余参数 L、Z、dox、xj、VCS、VDS、VBS、村底掺杂浓度等按比例缩小或放大。恒定电压规则(CV):
14.击穿特性。MOSFET产生击穿的机构主要有两种、漏凝击穿和栅(绝缘层)击穿。其中,漏凝击穿入分雪崩击穿和 按比例缩小的方法保持沟道电压不变,其余参数则按比例缩小或放大。但是,尺寸的缩小原则也受到很多方面的限制 穿电压远低于理论计算值。原因是,金属栅电极的边缘总有一部分覆盖在漏扩散区上,而栅源电压的大小就对这一部分的几何图的电场分布产生很大的影响,从而影响漏源击穿电压。由于金属栅电位低于漏电位,于是在栅一漏区的棱角处形成了附

加电场。通常的栅氧化层厚度 d 要比 PN 结耗尽层厚度小很多,所以这个附加电场往往比 PN 结耗尽区电场强得多,增 大了柵下覆盖区 pn 结耗尽区中的总电场,因而使漏源击穿电压大大低于单一 PN 结的击穿电压。考虑到栅极影响后, MOSFET 的漏源击穿电压不仅很低,而且对 N 沟 MOSFET, BVDS 随正栅压的增加而增大,对 P 沟 MOSFET, BVDS

1000 - 2000 - $\begin{array}{c} \left(\begin{array}{c} \mathbf{v}_{0} & \mathbf{v}_{$ 氧化层电荷,降低 MOSFET 的 VT 是制件高性能器件的一个重要任务。阈电压与氧化层电容(COX)在有关系、碱小 W 等于沟道长度 L时,穿通效应发生,对应的漏器电压就是穿通电压。即 y_a = ⁴⁰ L² + V_{ca} - V_r,村底掺杂浓度愈低,

> 崩击穿电压和沟道雪崩击穿电压)和漏源势垒穿通电压中最小的一个来决定。槽击穿: MOSFET 中的栅压击穿实质上就 是栅氧化版的击穿。当栅源电压或栅漏电压超过一定限度时就会引起栅氧化膨击穿,使栅金属与下面的硅发生短路,造成 永久性破坏。所以在 MOSFET 的使用中, 栅极上不能加过高的电压。实践证明, 氧化膜的击穿电压与其厚度成正比。 氧化膜发生击穿的电场强度 EmB 约在 5×10%-10⁷V/cm 之间。一般 MOSFET 的栅氧化膜厚度 d 约为 100mm-200nm, 由于 氧化碳双亚曲素的中心密线及 allis free xxio-ru via.z oni, % XMX5re1 的地域化磁效效 are x7 loadin-2xioni, 61 氧化碳酸盐的长期,即使均同增取的氧化酸,其20年1年达的4.7mg,对于含生化的化碳、以3-6的化碳、以3-4化层内也均大于 8×100Vcm时就会引起作质击穿,这样。硼酸击穿电压可以就表示对yucage = e_add、表面正看来,翻译空电压并不依。 包装你上层影像动击穿,这是风酸与当年将之间的成了一个MCS 电容器,其电管量加、通常只有 n 个 pF 1 瓦酸 绝缘电阻很高。因此,静电荷容易在栅极上积累造成较高的栅电压,从而引起栅氧化膜击穿。例如,对100nm厚的氧化 膜,若CG=1pF,则OG=8×10-11C的標电荷就会产生VG=OG/CG=80V的標压,使氧化层击穿。所以MOSFET在测试 使用过程中,都必须十分小心,以防栅击穿,存放时应使各电极间短路。为防止静电对栅介质的损坏,可采用两种方法 来避免器件在测试,使用和存放中可能受到的僵然破坏。一是测试使用中设备要妥善接触,焊接时烙铁也应有他线保 护,操作人员应力戒将电荷引进栅电极,保存时用导电材料将各电极间短路:二是在输入端引入保护二极管, 一般是用 齐纳二极管或穿通二极管。把齐纳二极管的击穿电压设计成低于栅击穿电压即可起保护作用,穿通二极管一般是和栅电 极并联即可。

的热源是漏结附近一细长薄线状区,所以不能像双极型器件那样简单地计算矩形截面体的热阻,而需要用计算传输线料 。 多個值以一般把欄压低于個值电压时的潮电流称为亚阈值电流、对应的工作区称为亚阈值区、亚阈值电流的存在、低温度范围所以、器件因子移具有复温度系数。2. 阈值电压和温度的关系。实验表明 在 55-1125millo型运度范围所,因

地名日子发于海拔生产、加雪加生产。为 人物 口端 有 为 地 在 如何 在 的 数量级,而弱反型的沟道电流都可以达到 10^3 A的数量级。 $2.2R_pC_{out}$, $t_f = 2.2R_nC_{out}$, $f_{max} = \frac{1}{t+t_c}$

能力的限制。MOS器件的发热中心在漏结附近的沟道表面处。MOSFET最大耗散功率Peg = Tpe=Ta。RT 包括芯片热制 焊料和过渡材料热阻以及管壳热阻等。其中最主要的仍是芯片热阻。MOS 器件求热阻的方法与双极型器件不同,此时

10. 直流参数: 阀值电压 VT 略。 饱和漏电流 IDSS 略。截止漏电流等于 P-N 结的反向饱和电流, 对于 N 沟 MOSFET, 18. Latch-up 闩锁效应: The cause of latch-up is the action of the parasitic p-n-p-n diode, which consists of a lateral p-n-p-n diode.

取得透過輸出因和这書截止原率 17 均可达到此目的。
MGSET 与卫星的爆吸分子等外运阀增于运作增生能反转的增低亿点,均以 KG上 支载处理模拟 5 MG 定均注地推成,当 C 是多考望件,其中参数不易旋温度而变化。例如当温度升高后,EET 前短生的流氓于数数有增加。但同时又使载流
MGSET
1. MGSET 与 FET 第 MESFET 場話於到中也均道截面积不同。MGS 器件覆压的的导电均道的截流子放在,理想在的主体,在一次通常在影响,无力的一个小口小卫这正是单度要温 子的正移率并为成小 这两个人们非常是多数不易旋温度而变化。例如当温度升高后,EET 前短生的流氓于数数有增加。但同时又使载流
MGSET
1. MGSET 与 FET 第 MESFET 場話於到中也均道截面积不同。MGS 器件覆压的的最多电均道的截流子放在,理想在的主体。他们就不是一次使不能加速分子的正常。但同时又使载流
MGSET 与 FET 第 MESFET 場話於到中也均道截面积不同。MGS 器件覆压的的最多电均道的载流子放在,理想在的主体,在一次使用的一个小口小卫还是单度要温 子的正移率有加速。但同时又使载流
MGSET

20. 短沟道效应:根本原因在于沟道区出现二维电势分布以及高电场。1、阈值电压的变化(1)短沟道效应(SCE)





1 3/m, 提高 MOSFET 频率特性的途径: (1)提高迁移率用(100)方向的 p型 Si作 N 沟 MOS,增加表面工艺,改善表 通 MOSFET 的纵向和横向的所有尺寸以及外加偏压,且保持器件内部的电场分布和强度不变。则器件仍能持长沟道特 置迁移率。采用离子注入获得高迁移率的理沟结构,不受表面散射影响。(2)缩短沟道长度上沟道波越时间减小,从 性。这一措施为器件小型化浸度了一幅微差上十分简单的图象。恒定电场规则(CE); 按比例缩小的方法保持沟道电 而使提高频率特性。(3)减小旁生电容 Cus、Cud,采用自对准结构、偏置履结构、双履结构、SOI结构等。

势全穿通两种。1、漏漏击穿分为漏漏雪崩击穿和漏膜势垒穿通两种(1)漏漏雪崩击穿其中,漏漏雪崩击穿入分为漏。例如,在物理参数方面,禁带宽度随掺杂浓度的变化。耗尽层宽度的下降也有一定限度,对器件设计来说,结深很浓浓 衬底 PX结雪崩击穿和沟道雪崩击穿(沟道击穿)(a) <mark>漏 衬底 PX 结雪崩击穿。一般情</mark>况下,MOSFET 的源板与衬底,漏漏区增加了器件的寄生电用,细金属化内连线也将发生电迁移观象,以及几何尺寸的减小会引起阈电压的增大,所以 相连、在漏源间溢加电压 VDS 此等于在漏一村底 PN结上施加反向电压。当 VDS 很大时,PN结耗尽区中电场强度变 这些燃料影响器件的特任。在制造工艺上也推加了难度。为了寻找更灵活的按比例绝小措施。可以应用最小沟道长度的 大、到 VDS 达某一数值后,耗尽区中就会出现雪崩击穿。从特征上看,它和 PN 结击穿完全一样,击穿电压在很大程度表达式。当 Lmin 给定时,y值就可以求出。只要 y值保持相同,各种器件参数允许独立调节。因此,全部器件参数无需 :依赖于结的高电阻侧的掺杂浓度,同时也受到漏扩散区曲率半径的影响。但实测结果表明,典型 MOSFET 的漏源击 按相同的倍率α增减。有了这种灵活性后,就允许设计者选择较易制造的最优化的几何图形,而不选择严格按比例缩介





老虎沟道中的电流及电压沿、 方向的变化。 (2) 沟道区不存在复合产生电流。(3) 反型沟道内的掺杂是均匀的。(4) 沟道内的扩散电流比电场引

值口达到能性值、将每生担阻 RG、RS #以度現电存 (2d)或與強小。
2.1 击穿转形。 酸用药量和重化性强制和变化。 2的 建因为的 # 2.4 声 2.4 声

