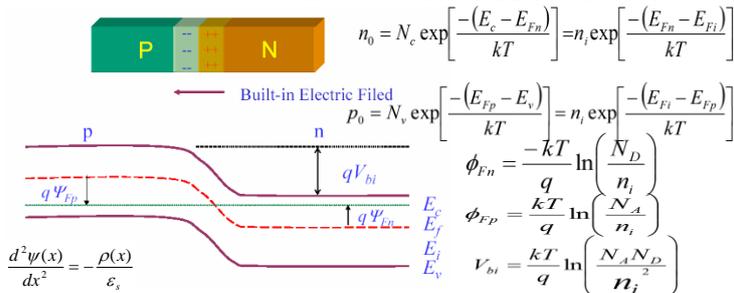


PN 结

突变结: PN 结两区中的杂质浓度为均匀分布,且在交界面处发生杂质突变。由合金、浅扩散或低能离子注入形成。**线性缓变结:** 结附近杂质分布是缓变分布的,可以用直线近似,其斜率称为杂质浓度梯度。由深扩散或高能离子注入制得的结。**热平衡:** ①热平衡下 P 区与 N 区的费米能级相等 ②内建电势 (接触电势差)



耗尽近似条件: 假设空间电荷区中正负电荷密度完全由电离杂质浓度决定,从而忽略自由载流子的影响。(1)**突变结:** $N_D \cdot x_n = N_A \cdot x_p$

电场: $E(x) = \frac{qN_D}{\epsilon_s} (x - x_n)$ $0 \leq x \leq x_n$ 电势: $\psi(x) = -\frac{qN_D}{\epsilon_s} (\frac{1}{2}x^2 - x_n \cdot x)$

$E(x) = -\frac{qN_A}{\epsilon_s} (x + x_p)$ $-x_p \leq x \leq 0$ $\psi(x) = \frac{qN_A}{\epsilon_s} (\frac{1}{2}x^2 + x_p \cdot x)$

$V_{bi} = \psi(x_n) - \psi(-x_p) = \frac{q}{2\epsilon_s} (N_D \cdot x_n^2 + N_A \cdot x_p^2)$ $W = \sqrt{\frac{2\epsilon_s}{q} \frac{N_A + N_D}{N_A \cdot N_D} V_{bi}}$ $\xi(x) = \xi_m + \frac{qN_D}{\epsilon_s} W$

(2)**单边突变结:** $W = \sqrt{\frac{2\epsilon_s V_{bi}}{qN_D}}$ 式中 N_B 为 PN 结轻掺杂区的浓度。 $\xi_m = \frac{qN_D W}{\epsilon_s}$

(3)**线性缓变结:** $N = a \cdot x$ $W = (12\epsilon_s V_{bi} / qa)^{1/3}$ $\xi_m = \frac{qa}{12\epsilon_s} W^2$

$\epsilon(x) = -\frac{q \cdot a_i}{2\epsilon_s} [(W/2)^2 - x^2]$ $V(x) = -\frac{q \cdot a_i}{2\epsilon_s} [\frac{1}{3}x^3 - \frac{W^2}{4} \cdot x]$ $-W/2 \leq x \leq W/2$ $v_{bi} = -\int_{-W/2}^{W/2} \epsilon(x) dx = -\frac{qa}{12\epsilon_s} W^3$

非平衡: 波尔兹曼关系 $p(x_n) = p_{n0} \exp(qV_{bi}/kT)$ $n(-x_p) = n_{p0} \exp(qV_{bi}/kT)$

正向偏置 内电场(N=>P)+外电场(P=>N) W 变小 扩散大于漂移(正向扩散)

反向偏置 内电场(N=>P)+外电场(N=>P) W 变大 扩散小于漂移(反向抽取)

$W \propto (V_{bi} - V)^{1/n}$ 突变结 n=2 线性缓变结 n=3 正偏时 V+ 反偏时 V-

PN 结的直流 IV 特性:

$J_n = qn_n n \epsilon + qD_n \frac{\partial n}{\partial x}$ $J_p = q\mu_p p \epsilon - qD_p \frac{\partial p}{\partial x}$ $\frac{\partial n_p}{\partial \tau} = \frac{1}{q} \frac{\partial J_p}{\partial x} - \frac{\Delta n_p}{\tau_n}$ $\frac{\partial p_n}{\partial \tau} = -\frac{1}{q} \frac{\partial J_p}{\partial x} - \frac{\Delta p_n}{\tau_p}$

肖克莱方程: $J = J_p(x_n) + J_n(-x_p) = J_s (e^{qV/kT} - 1)$ $J_s = \frac{qD_p p_{n0}}{L_n} + \frac{qD_n n_{p0}}{L_p}$

(1)产生复合效应: $J_R \approx q \sqrt{\frac{D_p n_i^2}{\tau_p N_D} + \frac{q n_i W}{2\tau_s}}$ $J_F = \frac{qL_p n_i^2}{\tau_p N_D} e^{qV/kT} + \frac{q n_i W}{2\tau_s} e^{qV/kT}$

$J = \frac{2qD_p n_i}{L_p} \exp(qV/2kT)$ $J = \frac{2qD_n n_i}{L_n} \exp(qV/2kT)$

(2)大注入效应

(3)串联电阻效应 大电流时,在串联电阻 R (包括中性区的电阻和非理想欧姆接触的电阻)上的压降不能忽略。电流随正向电压增加的速度变慢 $I = I_s e^{qV_{eff}/kT} = I_s \frac{e^{qV/kT}}{1 + I R}$

(4)温度效应

PN 结的 CV 特性: 势垒电容 (耗尽层电容) C_j 由势垒区中的空间电荷随外加电压变化而引, P-N 结势垒宽度随外压而变,故它是一个非线性电容。允许直流通过。

(1) 突变结 $C_j = \frac{dQ}{dV} = A \left[\frac{q\epsilon_s N_A N_D}{2(N_A + N_D)} \frac{1}{V_j} \right]^{1/2}$ (2) 线性缓变结 $C_j = \frac{dQ}{dV} = A \cdot \left(\frac{q a_i \epsilon_s^2}{12 V_j} \right)^{1/3}$ V_t 为结上总电压

$C_j = \frac{dQ}{dV} = A \cdot \left(\frac{q a_i \epsilon_s^2}{12 V_j} \right)^{1/3}$ $C_j = \frac{Aq}{kT} \left(\frac{qL_p p_{n0} + qL_n n_{p0}}{2} \right) e^{qV/kT}$

扩散电容 C_d 由势垒区两边积累的非平衡少数电荷随外加电压变化所引起。

PN 结的瞬态特性: t_s 存储时间, t_f 下降时间,定义为从 I_R 衰减到 $0.1I_R$ 所经过的时间。 $t_{off} = t_s + t_f$ 即为反向恢复时间。对于高速开关器件,必须减小少数寿命。 $W_n \gg L_p$ $t_s + t_f \approx \frac{\tau_p (I_s)}{I_R}$ $W_n \leq L_p$ $t_s + t_f \approx \frac{\tau_p (I_s)}{2D_p} \left(\frac{L_p}{I_R} \right)$

PN 结的击穿特性: (1)热不稳定性 反向电流 \rightarrow 功耗 \rightarrow 结温升高 \rightarrow 反向电流增加 (2) 隧道击穿 当 P-N 结两区掺杂都很高时,势垒区变得很窄且电场很强。若反偏压增加到某一值,能带弯曲的增大,将使载流子从势垒区电场中获得的附加静电势能甚至超过导电带底电子的能量。此时,根据量子力学理论,电子有一定几率穿过禁带而进入导带。只发生在重掺杂的 P-N 结中。负温度系数。

(3)雪崩击穿 $V_B = \frac{1}{2} \epsilon_{mb} \cdot W$ 正温度系数。雪崩击穿电压比隧道击穿电压高得多。 $V_B < 4 (Eg/q)$ 时主要是隧道击穿, $V_B > 6 (Eg/q)$ 时主要是雪崩击穿,中间,混合。

异质结: 两种不同质的材料构成的接触

双极型晶体管

基本原理: 均匀基区晶体管,如合金管和全离子注入管,传输以扩散为主。缓变基区晶体管,如各种扩散管,由于基区中存在自建电场,以漂移为主。**端电流:** I_{EP} : 从发射区注入的空穴电流, I_{EN} : 从基区注入到发射区的电子电流, I_{CN} : 集电区-基区结附近的热电子漂移到基区形成的电流, I_{CP} : 集电区-基区结的空穴注入电流。 $I_{BR} = I_{EP} - I_{CP}$, 基区内电子与空穴电流的复合而必须补充的电子电流。**晶体管的电流增益** $\alpha_0 = \frac{I_{CP}}{I_E} \alpha_0 = \frac{I_{CP}}{I_{EP} + I_{EN}} = \left(\frac{I_{EP}}{I_{EP} + I_{EN}} \right) \left(\frac{I_{CP}}{I_{EP}} \right)$ 发射效率 $\gamma = \frac{I_{EP}}{I_E} = \frac{I_{EP}}{I_{EP} + I_{EN}}$ 基区传输因子 $\alpha_T = \frac{I_{CP}}{I_{EP}}$

$\beta_0 = \frac{\alpha_0}{1 - \alpha_0} = \frac{I_{CP}}{I_E - I_{CP}} = \frac{I_{CP}}{I_{CN} + I_B}$

提高电流增益的原则 内部: 发射结与集电结要相距很近,即 $W_B \ll L_{B0}$ 。

外部: 发射结正偏,集电结反偏,即晶体管工作在有源放大区。主要措施有: 提高发射区掺杂浓度或杂质总量,增大正向注入电流。减小基区宽度。提高基区杂质分布梯度。提高基区载流子寿命和迁移率,以增大载流子的扩散长度。

I-V 特性:

$I_E = a_{11} (e^{qV_{EB}/kT} - 1) + a_{12}$

$a_{11} = qA \left(\frac{D_p p_{n0} + D_n n_{p0}}{L_{E0}} \right)$ $a_{12} = \frac{qAD_p p_{n0}}{W}$

$I_C = a_{21} (e^{qV_{CB}/kT} - 1) + a_{22}$

$a_{21} = \frac{qAD_p p_{n0}}{W}$ $a_{22} = qA \left(\frac{D_p p_{n0} + D_n n_{p0}}{L_C} \right)$

$I_B = (a_{11} - a_{21}) (e^{qV_{EB}/kT} - 1) + a_{12} - a_{22}$

晶体管的工作状态 PNP

放大状态: V_{EB} 正偏, V_{CB} 反偏; V_{BE} 正偏, V_{BC} 反偏;
饱和状态: V_{EB} 正偏, V_{CB} 正偏; V_{BE} 正偏, V_{BC} 正偏;
截止状态: V_{EB} 反偏, V_{CB} 反偏; V_{BE} 反偏, V_{BC} 反偏;
反转状态: V_{EB} 反偏, V_{CB} 正偏; V_{BE} 反偏, V_{BC} 正偏;

PNP

静态理想特性的修正 (1)缓变基区晶体管 热平衡下,中性基区内将存在一个自建电场来抵消由于基区杂质浓度梯度分布而引起的扩散电流。基区内多子电流为零。(2) 双扩散管 缓变基区的分子分布

$p_B(x) = \frac{I_{EP}}{AqD_p N_B(x)} \int_{x_n}^x N_B(x) dx$ $I_{PB} = \frac{AqD_p n_i^2 e^{qV_{EB}/kT}}{\int_{x_n}^x N_B(x) dx}$ $Q_B = \int_0^{W_B} N_B(x) dx$

基区扩展电阻 为获得高的电流增益,基区宽度必须窄,因此基区电阻可能较高,基区与发射极有两个接触,称为双基极条,电子流向发射区中心。发射区的正下方与结面平行,与之相应的电阻为基区扩展电阻。当基极电流流过时,就会在基区中产生横向压降。**发射极电流集边效应** 由于基区扩展电阻效应使发射结中心部分的电流密度大大降低,发射极电流主要集中在发射极的边缘部分。降低发射极电流集边效应最有效的方法是使电流分布在一个相当大的边缘上,如采用周长/面积比很高的梳状结构。

Early 效应 (基区宽度调制效应) 当改变基极-集电极偏压时,集电结耗尽区宽度随之改变,因而也引起中性基区宽度 W_B 的变化。基区掺杂越低, V_A 越小, Early 效应越显著; V_A 越大,基区宽度调制效应的影响越小。共射极接法: 一个很小的基极电流可以引起很大的集电极电流。理论上,当 $V_{EC} > 0$ 时,对给定的基极电流 I_B ,集电极电流 I_C 不依赖于 V_{EC} 。但实际上, I_C 随 V_{EC} 的增加而增加。当 V_{EC} 增加时,基区宽度 W_B 减小,导致 β_0 增加,故 I_C 增大。**Kirk 效应 (基区展宽效应)** 在大电流密度工作下的晶体管基区将会发生扩展,一定条件下,中性基区宽度超过扩散时形成的原始基区宽度。**基区电导调制效应** 随着注入的加大, $p_B(0)$ 不断加大,基区电导率 B' 相应地不断上升,电阻率不断下降。**产生复合电流** 实际晶体管在反向偏压下,集电区-基区内耗尽层存在产生电流,而发射区-基区正偏,耗尽层内有复合电流。在小电流下,复合电流占支配作用。**大注入自建电场** 大注入时,由于电子(多子)浓度梯度的存在,必定会向集电区方向扩散,集电结上加的是反向偏压,它阻止电子流向集电区,因此在集电结的基区侧有电子积累,由于扩散运动,在发射结的基区侧电子浓度将降低,从而在基区中产生由发射结指向集电结的电场 E_B 。

晶体管模型: 物理模型埃伯斯-莫尔模型 (EM 模型)

$I_E = -I_{F0} (e^{qV_{EB}/kT} - 1) + \alpha_R I_{R0} (e^{qV_{CB}/kT} - 1)$

$I_C = \alpha_F I_{F0} (e^{qV_{EB}/kT} - 1) - I_{R0} (e^{qV_{CB}/kT} - 1)$

$I_{F0} = \frac{I_{EBO}}{1 - \alpha_F \alpha_R}$ $I_{R0} = \frac{I_{CBO}}{1 - \alpha_F \alpha_R}$

电路模型 Gummel-Poon 模型 (G-P 模型)

$Q_B = Q_{B0} + Q_{JE} + Q_{JC} + Q_{DE} + Q_{DC}$

频率特性: 共基极截止频率 f_{α} : 当电流增益下降到低频增益的 $1/\sqrt{2}$ 倍时所对应的频率。共发射极截止频率 f_{β} : β 下降到 $1/\sqrt{2}\beta_0$ 时的频率。特征频率 f_T : β 下降到 1 时 (0dB) 的频率。 f_T 就是增益-带宽乘积,也是晶体管能起电流放大作用的最大极限频率。 $f \cdot |\beta| = Const.$ 晶体管频率响应的 $f = \frac{1}{2\pi\tau_{ec}} = \frac{1}{2\pi(\tau_e + \tau_b + \tau_c + \tau_c)}$ 最重要限制是少数通过基区的渡越时间。

晶体管的小信号等效电路 $g_m = \frac{\partial I_C}{\partial V_{EB}} |_{V_{EC}} = \frac{qI_C}{kT}$ $g_{EB} = \frac{\partial I_B}{\partial V_{EB}} |_{V_{EC}} = \frac{\beta_0}{\beta}$ $g_{EC} = \frac{\partial I_C}{\partial V_{EC}} |_{V_{EB}} = \frac{I_C}{V_A}$

频率-功率限制: $f_{max} = \sqrt{\frac{f_T}{8\pi^2 C_{je}}}$

提高 f_T 的途径: 减小基区宽度 W_B , 减小结面积,适当降低集电区电阻率和厚度。

击穿特性: 放大状态下,当 V_{BC} (共基极接法)或 V_{EC} (共射极接法)超过击穿电压临界值时,晶体管的集电极电流 I_C 急剧增加,称为雪崩击穿。原因是集电结耗尽区内的电场太强而产生大量电子空穴(雪崩倍增)。**基区穿通** 随着集电结反向电压的增加,集电结势垒区向两边扩展,基区有效宽度 W_{Beff} 减小。如果晶体管的基区掺杂浓度比集电区低,基区宽度 W_B 又较小,则有可能在集电结发生雪崩击穿之前, W_{Beff} 减小到零,即发射区到集电区之间只有空间电荷区而无中性的基区。对于给定的基区宽度 W_B ,只有当 N_B 较大时才能防止基区穿通。**功率特性: 最大集电极电流 I_C** 基区电导调制效应及有效基区扩展效应(Kirk 效应)均会使晶体管特性变差,最大集电极电流密度取决于上述两种效应中最小的最大发射极电流。功率晶体管的安全工作区 (SOA) 由于电流的热效应使晶体管消耗一定的功率,引起管芯发热,此热量通过半导体、管壳等途径散到管外,称为**晶体管的耗散功率**。晶体管结温有一定限制,温度过高将会引起 P-N 结的热击穿。当集电结反向偏压 V_{CB} 逐渐增大到某一数值时,集电极电流 I_C 急剧增加,这就是通常的雪崩击穿,称为一次击穿;继续增加集电结电压,使 I_C 增大到某一临界值此 V_{CE} 突然降低,而电流则继续增大,出现负阻效应,此称**二次击穿**。**开关特性:** 延迟时间: 从基极回路输入正脉冲信号起 ($t=0$) 到晶体管集电极电流升至 $0.1I_{CS}$ 为止,称为延迟时间 t_d 。上升时间: 集电极电流由 $0.1I_{CS}$ 升至 $0.9I_{CS}$ 为止,称为上升时间 t_r 。存贮时间: 基极信号变负开始到集电极电流下降到 $0.9I_{CS}$,称为存贮时间 t_s 。下降时间: 集电极电流从 $0.9I_{CS}$ 下降到 $0.1I_{CS}$ 所需的时间为下降时间 t_f 。 $Q_S = I_B \tau_p (1 - e^{-t/\tau_p})$ $t_d = \tau_p \ln\left(\frac{1}{1 - (Q_S / I_B \tau_p)}\right)$ $Q_S = \frac{V_{CC}}{R_L} \tau_B = \tau_B I_{CS}$ $t_s = t_4 - t_3 = \tau_p \ln\left(\frac{Q_S(t_3)}{Q_S}\right)$ $t_f = \tau_p \ln\left(\frac{I_B \tau_p}{Q_S}\right)$

t_{on} 取决于如何迅速把少数注入到基区。 t_{off} 取决于如何通过复合使空穴迅速消失。降低少数寿命的方法是在禁带中心附近引入有效产生复合中心,如掺杂金工艺。

单极型器件

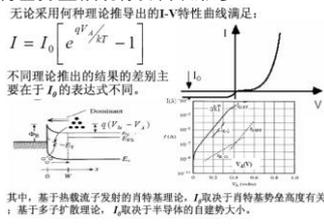
金属半导体接触: 势垒高度 $q\phi_{Bn} = q(\phi_m - \chi)$ $q\phi_{Bp} = E_g - q(\phi_m - \chi)$

对给定的半导体,任何金属在 n 型衬底和 p 型衬底上的势垒高度之和总等于 E_g 。

与内建电势的关系 $\phi_{Bn} = V_{bi} + V_n$ qV_n 为半导体的导带底和费米能级之差。**肖特基效应** 镜像力使肖特基势垒高度降低。半导体中距离金属表面 x 处的电子会在金属上感应一个正电荷，势垒叠加到理想肖特基势垒上，将使原来的肖特基势垒曲线在 $x = 0$ 处下降，即肖特基势垒降低。大电场下，肖特基势垒被镜像力降低很多。

肖特基势垒二极管 (SBD)

欧姆接触：接触电阻与半导体的体电阻或串联电阻相比可以略去不计的金属半导体。比**接触电阻** 对于低掺杂浓度的金属-半导体接触，为了有小的接触电阻 ρ_c ，需要用低势垒高度的接触。对于高掺杂浓度的接触，势垒宽度变得很窄，隧道电流可能起支配作用，接触电阻率强烈依赖于掺杂浓度，需要用高掺杂浓度。



结型场效应晶体管 (JFET)：JFET 可以认为是由一个带有两个欧姆接触的导电沟道构成，一个欧姆接触作源极，另一个作漏极。**输出特性** ① $V_{GS}=0$ (即栅极与源极短路) 时的漏极特性。若 $V_{DS}=0$ ，此时 P-N 结处于平衡状态。 $V_{DS}>0$ 时，将有电子自源漏端流向漏端，形成了自漏极流向源极的漏源电流 I_{DS} 。当 $V_{DS}=V_{DSat}$ 时，沟道漏端两耗尽层相会在 P 点，此处沟道宽度减小到零，即沟道被夹断。 $V_{DS}>V_{DSat}$ 时，由于夹断点的电位始终等于 V_{DSat} ，若夹断点 P 移动的距离远远小于沟道长度 L 时， I_{DS} 不再随 V_{DS} 的增大而变化，而是趋于饱和。② $V_{GS} \neq 0$ 时

转移特性 当 $V_{GS}=0$ 时，漏极电流 I_{DS} 大于零，而当 $V_{GS}<0$ ，且负到一定值时即 $V_{GS} = -V_p$ ，漏极电流才等于零，此时整个沟道被夹断。**伏安特性 (直流电流-电压特性)** GCA 模型(缓变沟道近似理论)：栅结耗尽区中沿垂直结平面方向的电场分量 E_x 与沿沟道长度方向使载流子漂移的电场分量 E_y 无关，且满足沟道方向电场的变化远远小于垂直方向的电场变化。当 V_{DS} 很小时，沟道截面积基本与 V_{DS} 无关，伏安特性是欧姆性的或线性的。称为线性区。当 $V_{DS} \geq V_{DSat}$ 时，电流达到 I_{DSat} ，称为饱和区。

$$I_D = I_{p0} \frac{V_{DS} - 2(V_{DS} + V_{GS} + V_{bi})}{V_p} + \frac{2}{3} \frac{(V_{DS} + V_{GS} + V_{bi})^{3/2}}{V_p}$$

$$g_D = \frac{\partial I_{DS}}{\partial V_{DS}} = \frac{q\mu_n N_D Z a}{L} \left[1 - \frac{(V_{bi} - V_{GS})^{1/2}}{V_p} \right] = \frac{q\mu_n N_D Z a (a - h)}{L}$$

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} = \frac{I_p}{2V_p} \left(\frac{V_p}{V_{bi} - V_{GS}} \right)^{3/2} = \frac{Z\mu_n}{L} \left[\frac{qN_D \epsilon_s}{2(V_{bi} - V_{GS})} \right]^{1/2} V_{DS}$$

最大饱和漏极电流 I_{DSS} $V_{bi}-V_{GS}=0$ 时的漏源饱和电流，增大沟道厚度以及增加沟道的宽长比，即可增大 JFET 的最大漏极电流。**最小沟道电阻 R_{min}** R_{min} 表示 $V_{GS}=0$ 、且 V_{DS} 足够小，即器件工作在线性区时，漏源之间的沟道电阻，也称为沟道电阻。 R_{min} 越大，导通压降越大，器件的耗散功率也越大。**漏源击穿电压 BV_{DS}** 当漏端栅结电压增加到 PN 结反向击穿电压时，漏端所加电压即为漏源击穿电压。 $BV_{DS} = BV_B + V_{GS}$

交流小信号参数 跨导 g_m 漏源电压 V_{DS} 一定时，漏极电流的微分增量与栅极电压的微分增量之比。器件的跨导与沟道的宽长比 (Z/L) 成正比。**漏电阻 r_{D0}** 栅压一定时，微分漏电流与微分漏电压之比，JFET 饱和区的跨导等于线性区的漏电阻。饱和区漏电阻 r_{D0} 不等于零，而是一有限值。**电荷控制法分析杂质分布对漏特性的影响**

高频迁移率的影响 强场使迁移率减小，导致漏极电流降至低场值 I_{D0} 的 $1/(1+V_{DS}/LE_C)$ 。另外，沟道长度越短，器件的饱和漏极电流下降的幅度越大。**频率特性** 特征频率 f_T 在共源等效电路中，在输出端短路条件下，通过输入电容的电流等于输出漏极电流时的频率。 $f_T = \frac{g_m}{2\pi C_{gs}}$ $f_{Tmax} = \frac{\mu_n}{2\pi L} \cdot \frac{1}{L^2} V_{p0} = \frac{\mu_n q N_D a^2}{4\pi \epsilon_s L^2}$

最高振荡频率 f_m 当 JFET 输入和输出均共轭匹配时，共源功率增益为 1 时的频率。器件的特征频率 f_T 越高，最高振荡频率 f_m 也越高。

肖特基栅效应晶体管 (MESFET)：肖特基栅效应晶体管 (MESFET) 的工作原理与 JFET 相同，只不过用肖特基势垒代替 pn 结。**夹断电压 V_p** **阈值电压 $V_T = V_{bi} - V_p$** **I-V 特性** ①线性区， V_{DS} 很小时，沟道截面积基本与 V_{DS} 无关，I-V 特性是欧姆性的或线性的；②饱和区， $V_{DS} \gg V_{DSat}$ 时，电流达到饱和值 I_{DSat} 。③随着 V_{DS} 的进一步增加，最终导致栅-沟道二极管发生雪崩击穿， I_{DS} 突然增大，称为雪崩击穿区。**频率特性** **截止频率 f_T** 该频率下器件不再放大输入信号，这时输入栅电容的电流等于漏端输出电流。 $f_T = \frac{g_m}{2\pi C_g}$ 提高 f_T ：大的跨导 g_m 和小的栅电容 C_g ，即采用高载流子迁移率和短沟道长度的 MESFET。频率响应主要受两个因素限制：载流子渡越沟道时间和肖特基势垒的 RC 时间常数。**提高 MESFET 输出功率**：①增加栅极宽度提高饱和漏电流②提高肖特基势垒的击穿电压，包括 a 选择外延的方法分别在源和漏引入低阻 N₊ 接触层， b 用双层外延制备高阻缓冲层，然后再外延高浓度有源层， c 腐蚀凹槽。③尽可能减小热阻④提高功率增益。缩小栅长降低欧姆接触电阻和改善截止频率 f_T 均可达到此目的。

MOS 器件

MOS 器件与双极晶体管的比较 MOSFET 是一种表面场效应器件，是靠多数载流子传输电流的单极器件。双极型晶体管两种载流子都参与导电。场效应晶体管的工作原理是以简单的欧姆定律为根据，而双极晶体管是以扩散理论为根据。双极晶体管是电流控制器件，场效应晶体管则是电压控制器件。

MOS 结构：平带电压 外加的能使半导体能带是平的电压 $V_{FB} = V_{FB1} + V_{FB2}$ V_{FB1} ：用来抵消功函数差的影响， V_{FB2} ：用来消除有效界面电荷的影响。**表面势 ψ_s** 氧化层下的半导体表面通常简称表面。当栅对衬底的外加电压 V_{GB} 不等于平带电压 V_{FB} 时，半导体将出现表面电荷层，在它之外的半导体内部都是电中性的，表面层上的电势降落称为表面势 ψ_s ，规定电势降落的方向由表面指向体内。**半导体表面状态** (1) **积累** $V_G < 0$ 靠近氧化层的半导体表面形成空穴积累， P 型表面势： $\psi_s < 0$ 向上弯曲 (2) **平带** $V_G = 0$ 中性表现 $\psi_s = 0$ (3) **耗尽** $V_G > 0$ 靠近氧化层的半导体表面形成空穴耗尽， P 型表面势： $\psi_s > 0$ 向下弯曲 (4) **本征** $V_G = \psi_B = \psi_B$ 向下弯曲 (5) **反型** $V_G > \psi_B$ P 型表面势： $2\psi_B > \psi_s > \psi_B$ 向下弯曲 (6) **强反型** $V_G > 2\psi_B$ 一旦反型层形成，能带只要再向下弯一点点，对应于耗尽层宽度增加很小，就会使反型层内的电荷 Q_n 大大增加，因此表面耗尽层宽度达到最大值 W_m **表面强反型条件** 当外加栅电压增加到某一值

($V_G > 0$) 时，能带向下弯曲到使表面处的 E_i 在 E_F 下方的高度正好等于半导体内部 E_i 在 E_F 上方的高度。也就是说表面处 N 型层的电子浓度正好等于 P 型衬底的空穴浓度。强反型出现的判断标准是：

表面耗尽层最大宽度为： $W_m = \sqrt{\frac{\epsilon_s kT \ln \left(\frac{N_A}{n_i} \right)}{q N_A}}$

MOSFET 的基本理论：工作原理 当 $V_{GS}=0$ 时，源漏之间两个背靠背的 pn 结总有一个处于反偏，源漏之间只能有很小的 pn 结反向漏电流流过。 $V_{GS}>0$ 时，此电压将在栅氧化层中建立自上而下的电场，从栅极指向半导体表面，在表面将感应产生负电荷。随 V_{GS} 增大，p 型半导体表面多子逐渐减小直至耗尽，而电子逐渐积累直至反型。当表面达到强反型时，电子积累层将在源漏之间形成导电沟道。此时若在漏源之间加偏置电压 V_{DS} ，载流子就会通过导电沟道，从源到漏，由漏极收集形成漏电流。

阈值电压 V_T 使衬底表面 (半导体表面) 强反型时所需的栅压 V_{G0} (1) 为了有效调节阈值电压，常使用离子浅注入方法，即通过栅氧化层把杂质注入到沟道表面的薄层内，其作用相当于有效界面电荷。(2) 施加反向衬底电压也能调整 V_T 。(3) 氧化层厚度对 V_T 也有影响。当 dox 增加时，栅压对半导体表面的控制作用减弱，为使表面形成导电沟道，阈值电压 V_T 增加。(4) 阈值电压与氧化层电容 (C_{OX}) 还有关系，减小厚度以增大电容就可以降低阈值电压。

直流特性 (a) 线性区电流 ($V_D \ll V_{DSat}$) $I_D = \frac{\mu_n C_{OX}}{L} (V_{GS} - V_{GS(th)}) V_{DS} - \frac{V_{DS}^2}{2}$ (b) 非线性区 $I_D = \frac{\mu_n C_{OX}}{L} (V_{GS} - V_{GS(th)}) V_{DS} - \frac{V_{DS}^2}{2}$ (c) 饱和区 $I_{DSS} = \frac{Z}{2L} \mu_n C_{OX} (V_{GS} - V_{GS(th)})^2$

亚阈值电流 把栅压低于阈值电压时的漏电流称为亚阈值电流。亚阈值电流的存在，使器件截止时的漏电流增大，影响器件作为开关应用时的开关特性，并增大了静态功耗。

MOSFET 的频率特性 栅跨导 g_m (1) 饱和区跨导 g_m 随 V_{GS} 上升而增加，但 V_{GS} 上升到一定值时， g_m 反而会下降。(2) 当 V_{DS} 增大到沟道电场达到 E_c 时，载流子漂移速度达到极限值 v_{SL} ，跨导达到最大值。(3) 源区、漏区都存在体串联电阻，电极处存在欧姆接触电阻等。使实际加在沟道区的栅源电压和漏源电压低于外加电压，由此导致实际跨导低于理论值。**提高跨导的关键是增大 β 因子**：(1) 提高载流子沟道迁移率，即选用高迁移率材料，并用表面迁移率高的晶面。(2) 制作高质量、薄的栅氧化层，以增大栅电容 C_{OX} (3) 尽可能采用沟道宽长 Z/L 比大的版图。(4) 减小源漏区体电阻和欧姆接触电阻等，以减小串联电阻。**小信号衬底跨导 g_{mb}** 当 V_{GS} 、 V_{DS} 为常数时， V_{BS} 的改变所引起 I_D 的变化量。**非饱和区的漏电阻 r_{D0}** V_{GS} 为常数时，微分漏电流与微分漏源电压之比。**饱和区的漏电阻** 理想情况下， I_D 与 V_{DS} 无关，饱和区的 r_{D0} 应为零，即输出电阻无穷大。但实际的 MOSFET，由于沟道长度的调制效应和漏极对沟道的静电反馈作用 (DIBL)，使饱和区输出特性曲线发生倾斜，即输出电阻不为零，动态电阻是有限值。

有效沟道长度调制效应 随着 V_{DS} 超过 V_{DSat} ，沟道出现夹断，并随着 V_{DS} 的进一步增加向源端移动，漏端耗尽区宽度 ΔL 增加，有效沟道长度 L_{eff} 减小，沟道电阻也减小，导致漏电流增大。**漏感效应降低低效 (DIBL 效应)** 由于电力线会穿越漏源区，引起源端势垒降低，从源区注入沟道的电子增加，导致漏源电流增加。(1) 对一定的 V_{DS} ，器件的沟道长度 L 越小， DIBL 效应越显著，漏极电流增加越显著，导致器件不能关断。(2) DIBL 是 MOS 器件尺寸缩小的一个基本限制，是漏电压 V_{DS} 引起的沿沟道方向的电势分布使源和沟道间的势垒降低。(3) 当短沟道器件工作在阈值电压附近时， DIBL 效应非常严重。

高频特性 跨导截止频率 ω_{gm} 跨导下降到低频时的 $1/\sqrt{2}$ 对应的频率。**截止频率 f_T** 输出端交流短路时 MOSFET 的输出电流和输入电流相等时的频率。又称为增益带宽乘积。**提高 MOSFET 频率特性的途径** (1) 提高迁移率 用 (100) 方向的 p 型 Si 作 N 沟 MOS，增加表面工艺，改善表面迁移率。采用离子注入获得高迁移率的埋沟结构，不受表面散射影响。(2) 缩短沟道长度 L 沟道渡越时间减小，从而使提高频率特性。(3) 减小寄生电容 C_{gs} 、 C_{gd} ，采用自对准结构、偏置栅结构、双栅结构、SOI 结构等。

击穿特性：漏-衬底 pn 结雪崩击穿 在漏源间施加电压 V_{DS} 就等同于在漏-衬底 P-N 结上施加反向电压。当 V_{DS} 很大时，P-N 结耗尽区中电场强度变大，到 V_{DS} 达某一数值后，耗尽区中就会出现雪崩击穿。**沟道雪崩击穿 (沟道击穿)** 器件导通后，沟道中快速运动的载流子通过碰撞电离和雪崩倍增效应产生大量电子-空穴对。**漏源势垒穿透** 当 MOSFET 的沟道长度足够短，而衬底掺杂足够低时，漏源电压足够大时，即使漏与衬底间还未发生雪崩，但漏区的耗尽层已展宽到与源区耗尽层相连。**栅击穿和栅保护** 当栅源电压或栅漏电压超过一定限度时就会引起栅氧化膜击穿，使栅金属与下面的硅发生短路，造成永久性破坏。

功率特性：高频功率增益 $K_{p,m}$ 器件工作在高频状态下，器件的输入端及输出端各自共轭匹配时，输出功率与输入功率之比。也是最佳高频功率增益。高频功率增益 $K_{p,m}$ 与截止频率 ω_T 成正比，而与工作频率 ω 成反比。**输出功率和耗散功率** 提高 MOS 器件的输出功率，应提高漏源击穿电压、漏极电流，并降低饱和电压。**开关特性及 CMOS 结构** $t_r = 2.2R_p C_{out}$ $t_f = 2.2R_n C_{out}$ $f_{max} = \frac{1}{t_r + t_f}$

温度特性：迁移率随温度的变化 $R_p = \frac{1}{\beta_p (V_{DD} - |V_{Tp}|)}$ $R_n = \frac{1}{\beta_n (V_{DD} - V_{Tn})}$ 器件因子 β 具有负温度系数。**阈值电压和温度的关系**：n 沟 MOS 器件具有负温度系数， p 沟具有正温度系数。

短沟道效应 (SCE) 在沟道缩短后，由于漏衬结和源衬结的耗尽区靠得很近，受栅压控制的空间电荷区将由原来的矩形区变为梯形区，梯形区以外的空间电荷区不受栅极控制，受栅极控制的栅下空间电荷总量减小。**窄沟道效应 (NWE)** 由于沟道变窄后，使栅下可控空间电荷增多，平均电荷面密度增大，因而阈值电压上升。**器件小型化**：长沟道器件的最小沟道长度限制 $L_{min} = 0.4(\lambda_r \cdot d(X_S + X_D))^{1/2} = 0.4(\gamma)^{1/2}$ 器件小型化规则 (1) 按比例缩小 (2) 恒定电压规则 (3) 恒定电压规则 **限制** 在物理参数方面，禁带宽度随掺杂浓度的变化，耗尽层宽度的下降也有一定限度；对器件设计来说，结深很浅的源漏区增加了器件的寄生电阻，细金属内连线也将发生电迁移现象，以及几何尺寸的减小会引起阈值电压的增大，所以这些都影响器件的特性，在制造工艺上也增加了难度。