

数字电路

Digital Circuits

13_时序逻辑电路(1)

张俊霞
zjx@ustc.edu.cn

内容提纲

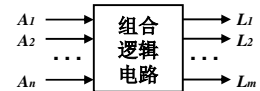
- 复习(2)
- 米里型和摩尔型时序电路
- 时序电路的描述方法
- 时序电路的分析方法

组合电路基本要求

- 熟练掌握组合逻辑电路的分析方法和设计方法
- 掌握编码器、译码器、数据选择器、数值比较器和加法器的逻辑功能及其应用
- 学会阅读常用集成电路器件的功能表，并能根据设计要求完成电路的正确连接
- 掌握可编程逻辑器件的表示方法，会用PLD实现组合逻辑电路

组合逻辑电路

- 逻辑功能特点
 - 在任一时刻，电路的输出仅取决于该时刻的输入，而与电路原来的状态无关，即输出是输入的组合，简称为组合电路
- 电路结构特点
 - 仅由逻辑门电路组成，不含有记忆单元
 - 信号是单向传输的，不存在从输出到输入的反馈路径
- 模型及其描述
 - 用一组逻辑函数描述，输出信号是输入信号的函数



$$L_i = f_i(A_1, A_2, \dots, A_n) \quad (i=1, 2, \dots, m)$$

组合逻辑电路分析

- 根据已知逻辑电路图，分析确定其逻辑功能

逻辑图 \Leftrightarrow 逻辑功能

- 一般步骤
 - 按照逻辑图结构，写出输出逻辑表达式
 - 化简和变换逻辑表达式
 - 列出真值表
 - 由真值表或逻辑表达式，确定电路的逻辑功能

组合逻辑电路设计

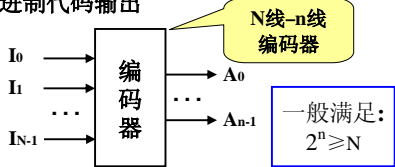
- 根据实际逻辑问题，求出所要求逻辑功能的最简逻辑电路，简称为逻辑设计，或者逻辑综合

逻辑功能 \Leftrightarrow 逻辑图

- 设计步骤
 - 逻辑抽象：分析实际逻辑问题的因果关系，确定输入/输出变量，定义逻辑状态含义，列出真值表
 - 由真值表写出逻辑表达式
 - 根据选用器件的类型，化简和变换逻辑表达式
 - 画出逻辑电路图

编码器

- 编码器：将一系列不同的有效输入信号，编制成不同的二进制代码输出



- 编码器分类：普通编码器和优先编码器
- 常见编码器：8线-3线编码器74x148，10线-4线(BCD)编码器74x147等

译码器

- 译码是编码的逆过程，即将二进制代码翻译成对应的输出高、低电平信号
- 常见译码器
 - 二进制译码器74x138、74x139
 - 二-十进制译码器74x42
 - 显示译码器74x47等
- 译码器的扩展和实现逻辑函数应用

数据选择器

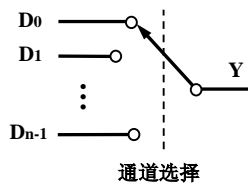
- 数据选择器(Multiplexer, 简称MUX)：根据通道选择信号，从多通道(也称路)输入数据中选择一路数据输出，相当于多输入的单刀多掷开关

- 逆过程是数据分配器

- 常见集成数据选择器

- 二选一(74x157)
- 四选一(74x153)
- 八选一(74x151)
- 十六选一(74x150)等

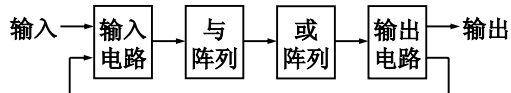
- 数据选择器的扩展和实现逻辑函数应用



加法器

- 加法器是算术运算(加、减、乘、除运算)电路的基本单元
- 1位加法器包括
 - 1位半加器
 - 1位全加器
- 多位加法器可由1位加法器构成
 - 串行进位加法器
 - 超前进位加法器

PLD基本结构



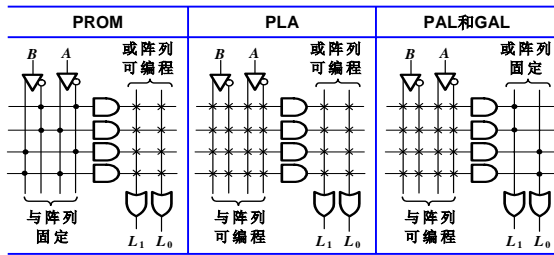
- 输入电路
 - 提供互补输入变量(原变量和反变量)
- 与阵列
 - 选择乘积项，形成与或式，实现逻辑函数
- 或阵列
 - 提供不同的输出方式的乘积项
- 输出电路

PLD中逻辑符号表示

- 与门：
- 或门：
- 互补输入缓冲器：

标记	连接方式
•	固定连接
×	编程连接
空白	无连接

低密度PLD的与、或阵列结构

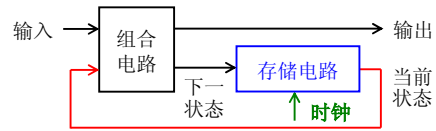


- PROM: Programmable Read Only Memory, 可编程只读存储器
- PLA: Programmable Logic Array, 可编程逻辑阵列
- PAL: Programmable Array Logic, 可编程阵列逻辑
- GAL: Gate Array Logic, 门阵列逻辑

时序逻辑电路概述

• 时序电路特点

- 电路结构: 含有存储电路和反馈路径
- 逻辑功能: 输出由输入和存储电路的状态共同决定

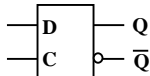


• 时序电路分类

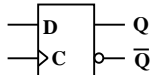
- 根据是否存在统一的时钟, 控制存储电路状态的更新, 将时序电路分为同步时序电路和异步时序电路

锁存器和触发器

- 具有存储功能的逻辑电路, 是构成时序电路的基本单元, 又称为存储单元、记忆单元或状态单元
- 两者共同点: 存储功能
 - 具有两个能自行保持的稳定状态, 可用来存储一位二值信息
- 两者不同点: 状态更新方式
 - 锁存器对电平敏感, 在高电平或低电平作用下更新状态
 - 触发器对边沿敏感, 在时钟脉冲信号的上升沿或下降沿作用下改变状态



D锁存器



D触发器

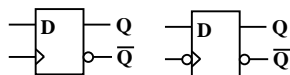
触发器逻辑功能

- 在时钟信号有效边沿(上升沿或下降沿), 触发器根据输入信号更新状态
 - 现态: 时钟信号有效边沿前触发器的状态, 记为 Q^n
 - 次态: 时钟信号有效边沿后触发器的状态, 记为 Q^{n+1}
- 所谓触发器的逻辑功能, 是指次态与现态、输入信号之间的逻辑关系
 - 描述方法有: 特性表(真值表)、特性方程(逻辑表达式)和状态图(状态相互转换图), 三者可以相互转换
- 触发器按逻辑功能分类: D触发器、T触发器、JK触发器、SR触发器

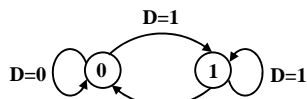
D触发器

特性表

D	Q^n	Q^{n+1}	说明
0	0	0	清0
0	1	0	
1	0	1	置1
1	1	1	



逻辑符号



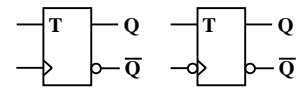
状态图

特性方程 $Q^{n+1} = D$

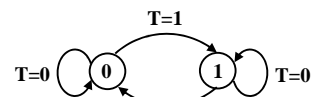
T触发器

特性表

T	Q^n	Q^{n+1}	说明
0	0	0	保持
0	1	1	
1	0	1	翻转
1	1	0	



逻辑符号



特性方程

$$Q^{n+1} = \overline{T}Q^n + T\overline{Q}^n$$

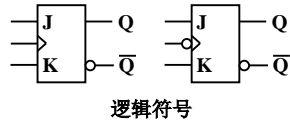
$$= T \oplus Q^n$$

状态图

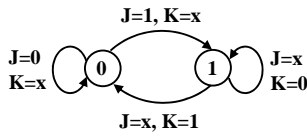
JK触发器

特性表

J	K	Q^n	Q^{n+1}	说明
0	0	0	0	保持
0	0	1	1	
0	1	0	0	清0
0	1	1	0	
1	0	0	1	置1
1	0	1	1	
1	1	0	1	翻转
1	1	1	0	



逻辑符号

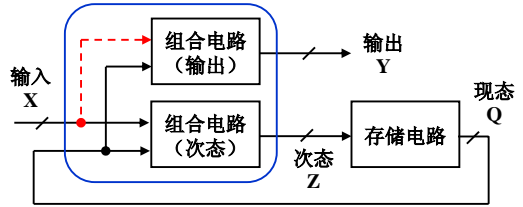


状态图

特性方程 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$

米里型和摩尔型时序电路

- 米里 (Mealy)型: 输出是输入与现态的函数
- 摩尔 (Moore)型: 输出仅是现态的函数



时序电路的功能描述

- 功能描述
 - 反映输入、输出和状态变量之间的逻辑关系
- 描述方式
 - 逻辑方程、状态(转换)表、状态(转换)图、时序(波形)图、HDL描述
 - 不同描述方式是等价的, 可以相互转换

逻辑方程和状态表

驱动(激励)方程: $Z = F_z(X, Q^n)$

状态方程: $Q^{n+1} = F_Q(Z, Q^n)$

输出方程: $Y = F_{YL}(X, Q^n)$ ---- Mealy型

$Y = F_{YO}(Q^n)$ ---- Moore型

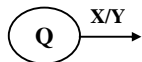
状态表 (Mealy型)

Q^n	Q^{n+1}/Y	
	X=i	X=j
...	.../...	.../...

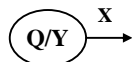
状态表 (Moore型)

Q^n	Q^{n+1}		Y
	X=i	X=j	
...

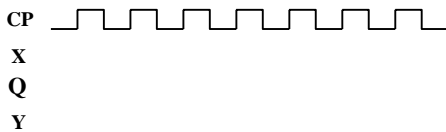
状态图和时序图



状态图(米里型)



状态图(摩尔型)



时序图

示例—时序电路描述方式

- 逻辑方程

输出方程 $Y = (Q_0 + Q_1)\bar{X}$

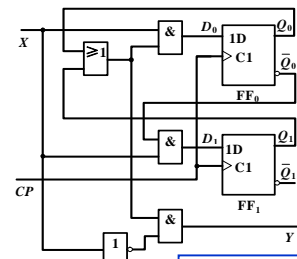
激励方程

$D_1 = \bar{Q}_0X$

$D_0 = (Q_0 + Q_1)X$

状态方程

$Q_1^{n+1} = \bar{Q}_0^n X, Q_0^{n+1} = (Q_0^n + Q_1^n)X$



Mealy型
时序电路

示例一时序电路描述方式(续1)

• 状态表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	10/0
01	00/1	01/0
10	00/1	11/0
11	00/1	01/0

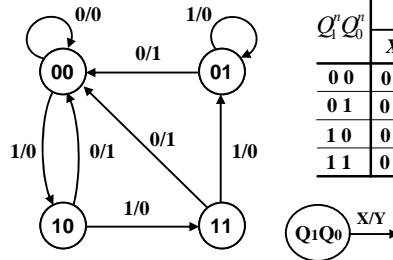
$$Y = (Q_0 + Q_1)\bar{X}$$

$$Q_1^{n+1} = \bar{Q}_0^n X$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)X$$

示例一时序电路描述方式(续2)

• 状态图

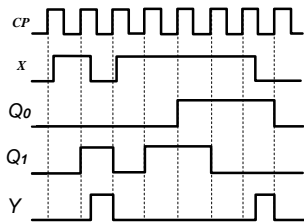


状态表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	10/0
01	00/1	01/0
10	00/1	11/0
11	00/1	01/0

示例一时序电路描述方式(续3)

• 时序图



状态表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	10/0
01	00/1	01/0
10	00/1	11/0
11	00/1	01/0

$$Y = (Q_0 + Q_1)\bar{X}$$

同步时序电路的分析

- 已知逻辑电路图，确定其逻辑功能
- 一般分析步骤
 - 根据逻辑图，写出逻辑方程
 - 输出方程
 - 驱动方程：每个触发器的输入激励方程
 - 状态方程：将驱动方程代入触发器特性方程得到
 - 列出状态表或画出状态图和时序图
 - 确定电路的逻辑功能

示例1—分析时序电路

• 写出逻辑方程

输出方程

$$Y = X Q_1 Q_0$$

激励方程

$$T_0 = X$$

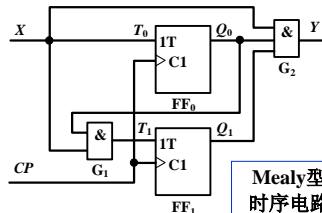
$$T_1 = X Q_0$$

状态方程

$$Q_0^{n+1} = X \oplus Q_0^n$$

$$Q_1^{n+1} = T \oplus Q_1^n = T \bar{Q}_1^n + \bar{T} Q_1^n$$

$$Q_1^{n+1} = (X Q_0^n) \oplus Q_1^n$$



Mealy型
时序电路

示例1—分析时序电路(续1)

• 根据逻辑方程，
列出状态表

$$Y = X Q_1 Q_0$$

$$Q_1^{n+1} = (X Q_0^n) \oplus Q_1^n$$

$$Q_0^{n+1} = X \oplus Q_0^n$$

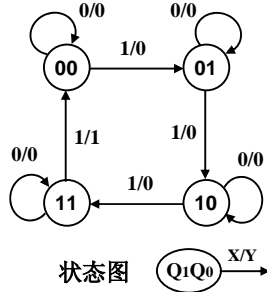
状态表

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	01/0
01	01/0	10/0
10	10/0	11/0
11	11/0	00/1

示例1—分析时序电路(续2)

- 根据状态表画出状态图

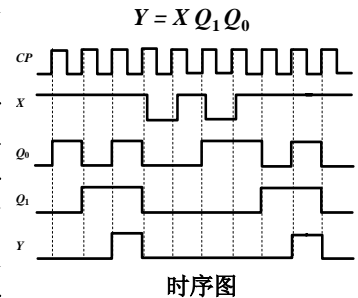
$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	01/0
01	01/0	10/0
10	10/0	11/0
11	11/0	00/1



示例1—分析时序电路(续3)

- 根据状态表画出时序图

$Q_1^n Q_0^n$	$Q_1^{n+1} Q_0^{n+1} / Y$	
	X=0	X=1
00	00/0	01/0
01	01/0	10/0
10	10/0	11/0
11	11/0	00/1



示例1—分析时序电路(续4)

- 观察状态图和时序图可知, 电路是一个由信号X控制的可控二进制计数器
 - 当X=0时停止计数, 电路状态保持不变
 - 当X=1时, 在CP上升沿到来后电路状态值加1
 - 一旦计数到11状态, Y输出1, 且电路状态将在下一个CP上升沿回到00
 - 输出信号Y的下降沿可用于触发进位操作

示例2—分析时序电路

- 写出逻辑方程

输出方程

$$Y = Q_2 Q_1$$

激励方程

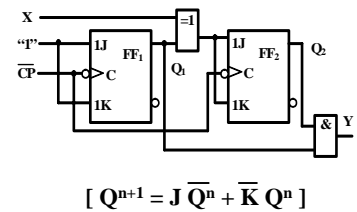
$$J_1 = K_1 = 1$$

$$J_2 = K_2 = X \oplus Q_1$$

状态方程

$$Q_1^{n+1} = \bar{Q}_1^n \quad Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

Moore型时序电路



示例2—分析时序电路(续1)

- 根据逻辑方程, 列出状态表

$$Y = Q_2 Q_1$$

$$Q_1^{n+1} = \bar{Q}_1^n$$

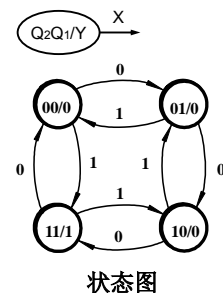
$$Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n$$

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1}$		Y
	X=0	X=1	
00	01	11	0
01	10	00	0
10	11	01	0
11	00	10	1

示例2—分析时序电路(续2)

- 根据状态表画出状态图

$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1}$		Y
	X=0	X=1	
00	01	11	0
01	10	00	0
10	11	01	0
11	00	10	1

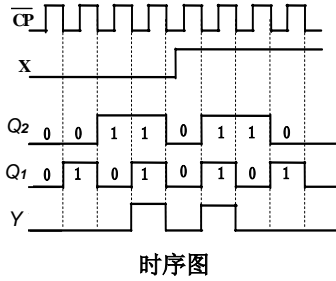


示例2—分析时序电路(续3)

- 根据状态表画出时序图

状态表

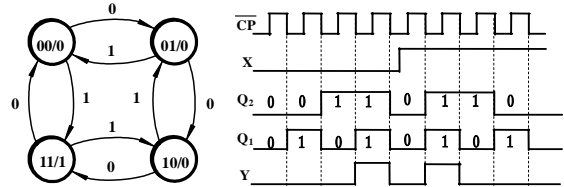
$Q_2^n Q_1^n$	$Q_2^{n+1} Q_1^{n+1}$		Y
	X=0	X=1	
00	01	11	0
01	10	00	0
10	11	01	0
11	00	10	1



示例2—分析时序电路(续4)

- 确定电路的逻辑功能：可逆计数器

- 当X=0时，电路进行加1计数
- 当X=1时，电路进行减1计数
- Y可理解为进位或借位



示例3—分析时序电路

- 逻辑方程

Moore型时序电路

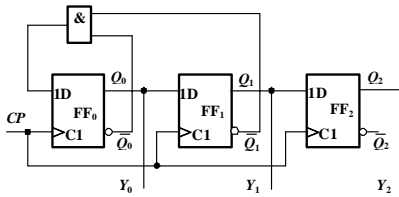
$$Q_2^{n+1} = Q_1^n$$

$$Q_1^{n+1} = Q_0^n$$

$$Q_0^{n+1} = \overline{Q_1^n} \overline{Q_0^n}$$

$$Y_2 Y_1 Y_0 = Q_2 Q_1 Q_0$$

$$[Q^{n+1} = D]$$



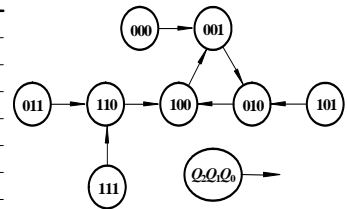
示例3—分析时序电路(续1)

状态表

$Q_2^n Q_1^n Q_0^n$	$Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$
000	001
001	010
010	100
011	110
100	001
101	010
110	100
111	110

$$Q_2^{n+1} = Q_1^n, Q_1^{n+1} = Q_0^n, Q_0^{n+1} = \overline{Q_1^n} \overline{Q_0^n}$$

$$Y_2 Y_1 Y_0 = Q_2 Q_1 Q_0$$



状态图

示例3—分析时序电路(续2)

- 电路的功能：脉冲分配器或节拍脉冲产生器

- 由状态图可见，电路的有效状态是三位循环码
- 从时序图可见，电路正常工作时，各触发器Q端轮流出现宽度为一个CP周期(T)的脉冲信号，循环周期为3T

