

数字电路

Digital Circuits

15_时序逻辑电路(3)

张俊霞
zjx@ustc.edu.cn

内容提纲

- 常用时序逻辑电路
 - 寄存器与移位寄存器
 - 计数器

寄存器

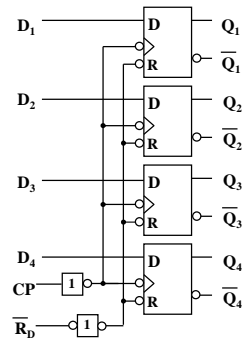
- 若干触发器的集合
 - 每个触发器具有相同的电路结构
 - 所有触发器共享时钟和控制信号
- 控制信号选项
 - 异步或同步的置位/复位
 - 使能输入、输出、时钟
- 功能选项
 - 具有移位功能的，称移位寄存器

74x175

- 异步清零、互补输出
四位寄存器

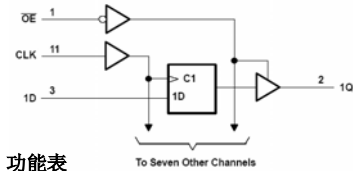
功能表

输入			输出	
$\overline{R_D}$	CP	D	Q^{n+1}	\overline{Q}^{n+1}
0	x	x	0	1
1	↑	1	1	0
1	↑	0	0	1
1	0	x	Q^n	\overline{Q}^n



74x374

- 带三态输出
八位寄存器

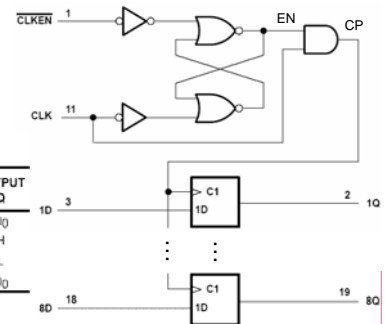


功能表

工作模式	输入			内部触发器 Q_i^{n+1}	输出 Q_0-Q_7
	\overline{OE}	CLK	D_i		
存入数据	L	↑	L	L	内部对应触发器的状态
读出数据	L	↑	H	H	
存入数据	H	↑	L	L	高阻
禁止输出	H	↑	H	H	

74x377

- 带时钟使能
八位寄存器

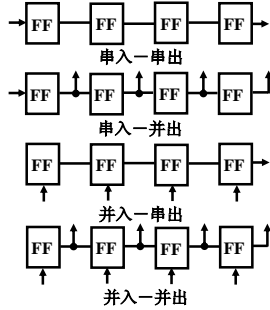


FUNCTION TABLE
(each flip-flop)

INPUTS			OUTPUT
CLKEN	CLK	D	Q
H	X	X	Q_0
L	↑	H	H
L	↑	L	L
X	L	X	Q_0

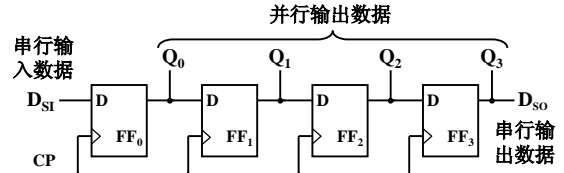
移位寄存器

- 按移位方向分类
 - 单向移位寄存器
 - 双向移位寄存器
- 按输入输出方式分类
 - 串入—串出
 - 串入—并出
 - 并入—串出
 - 并入—并出



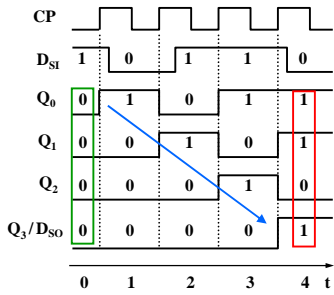
单向移位寄存器

- 串入—串出/并出四位移位寄存器



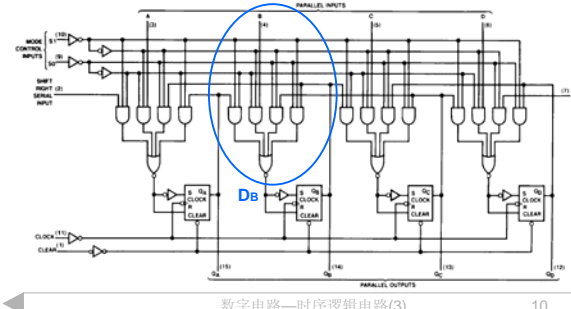
工作波形图

- 设 $D_{SI} = 1011$, 从高位开始输入
- 每来一个 CP 脉冲
 - D_{SI} 移入 Q_0
 - Q_0 移入 Q_1
 -
 - Q_2 移入 Q_3
- 经过 4 个 CP 脉冲, $Q_0 \sim Q_3 = 1011$, D_{SI} 开始复现 D_{SI}

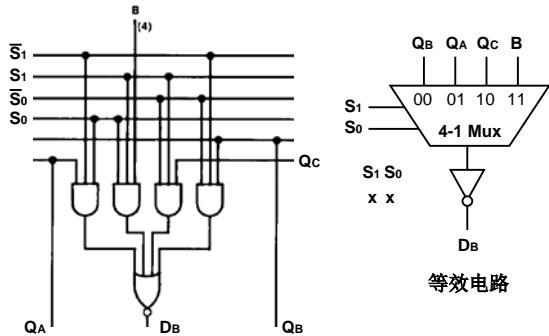


74x194

- 四位双向通用移位寄存器



触发器输入逻辑电路

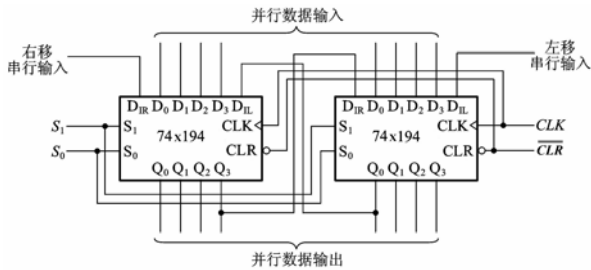


74x194 功能表

清零	输入				输出				
	控制信号		串行输入		时钟 CLK	并行输入			
	CLR	S_1	右移 SR	左移 SL		A	B	C	D
	S_0				Q_A^{n+1}	Q_B^{n+1}	Q_C^{n+1}	Q_D^{n+1}	
L	x	x	x	x	x	x	x	x	L L L L
H	L	L	x	x	x	x	x	x	Q_A^n Q_B^n Q_C^n Q_D^n
H	L	H	L	x	↑	x	x	x	L Q_A^n Q_B^n Q_C^n
H	L	H	H	x	↑	x	x	x	H Q_A^n Q_B^n Q_C^n
H	H	L	x	L	↑	x	x	x	Q_B^n Q_C^n Q_D^n L
H	H	L	x	H	↑	x	x	x	Q_A^n Q_B^n Q_C^n H
H	H	H	x	x	↑	A	B	C	D

示例 — 移位寄存器扩展

- 用两片74x194接成八位双向移位寄存器

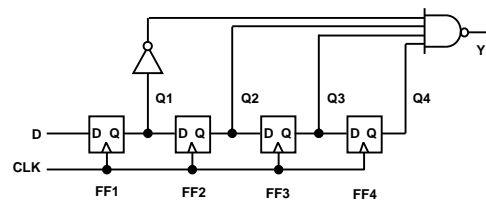


数字电路—时序逻辑电路(3)

13

示例 — 识别输入序列

- 识别连续输入序列1110 (其中0后于1输入)



Mealy型电路，如何？

数字电路—时序逻辑电路(3)

14

计数器

- 累计时钟脉冲个数，也可用于分频、定时、产生节拍脉冲等
- 分类
 - 按时钟分：同步、异步
 - 按逻辑功能分：加、减和可逆
 - 按进位体制分：二进制、十进制和任意进制

数字电路—时序逻辑电路(3)

15

异步二进制加计数器

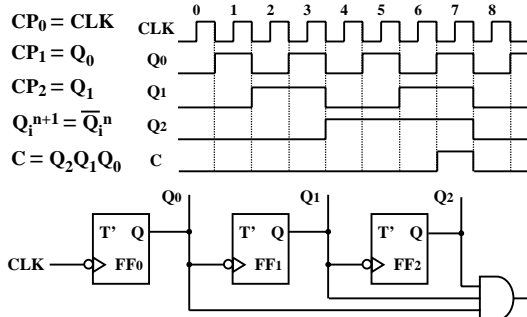
- Q_0 在每个时钟都翻转一次
- Q_1 在 Q_0 由1向0变化时翻转
- Q_2 在 Q_1 由1向0变化时翻转
- 当 $Q_2 \sim Q_0$ 全为1时，进位为1

计数顺序	电路状态			进位输出
	Q_2	Q_1	Q_0	
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1
8	0	0	0	0

数字电路—时序逻辑电路(3)

16

异步二进制加计数器(续1)

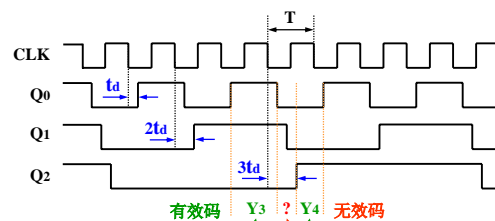


数字电路—时序逻辑电路(3)

17

异步二进制加计数器(续2)

- 优点：电路简单，易于扩展
- 缺点：输出信号质量差，工作速度低



数字电路—时序逻辑电路(3)

18

同步二进制加计数器

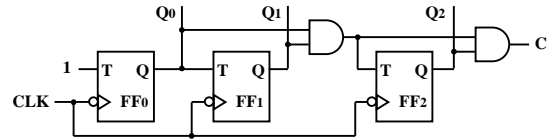
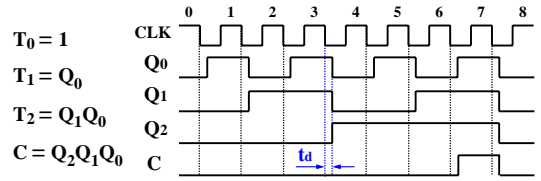
- Q_0 在每个时钟都翻转
- 当 $Q_0=1$ 时, Q_1 在下一个时钟翻转
- 当 $Q_1Q_0=11$ 时, Q_2 在下一个时钟翻转
- 当 $Q_2\sim Q_0$ 全为1时, 进位为1

计数顺序	电路状态			进位输出
	Q_2	Q_1	Q_0	
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1
8	0	0	0	0

数字电路—时序逻辑电路(3)

19

同步二进制加计数器(续)

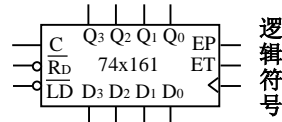


数字电路—时序逻辑电路(3)

20

74x161

- 带使能、异步清零、同步置数四位同步二进制加计数器
- $Q_3\sim Q_0$: 计数输出, Q_0 为最低位
- C: 进位输出
- $D_3\sim D_0$: 预置数输入, D_0 为最低位
- R_D : 异步清零
- \overline{LD} : 同步置数
- EP, ET: 计数使能

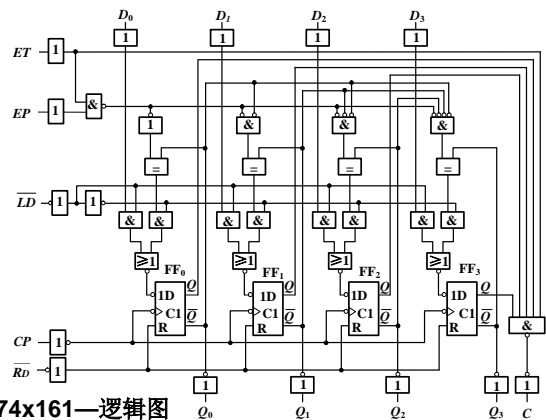


功能表

CP	\overline{RD}	\overline{LD}	EP	ET	功能
x	0	x	x	x	异步清零
↑	1	0	x	x	同步置数
x	1	1	0	x	保持
↑	1	1	1	1	计数

数字电路—时序逻辑电路(3)

21

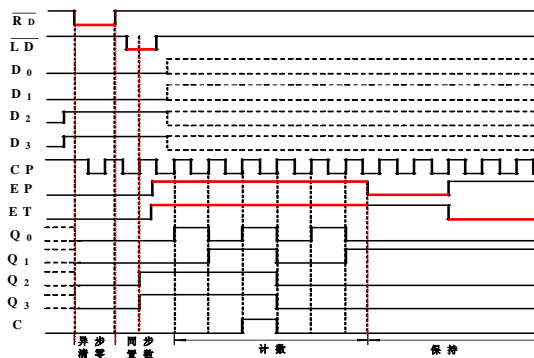


74x161—逻辑图

数字电路—时序逻辑电路(3)

22

74x161—时序图



数字电路—时序逻辑电路(3)

23

其他集成计数器

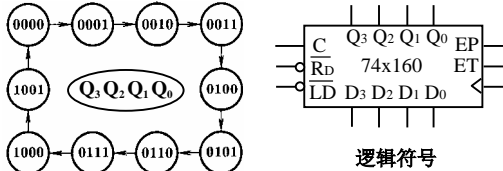
- 74x163: 同步清零四位同步二进制加计数器
- 74x160: 异步清零四位同步十进制加计数器
- 74x162: 同步清零四位同步十进制加计数器
- 74x191: 四位同步二进制可逆计数器
- 74x190: 同步十进制可逆计数器
- 74x290: 异步二-五-十进制计数器
- 74x393: 双四位异步二进制计数器

数字电路—时序逻辑电路(3)

24

74x160

- 带使能、异步清零、同步置数四位同步十进制计数器
 - 逻辑符号和功能表与74x161相同，但输出只有0000 ~ 1001十个稳定状态

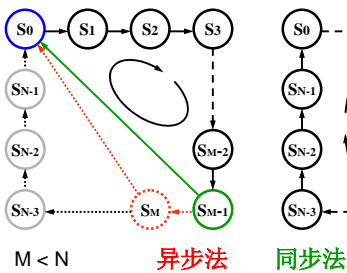


任意进制计数器构成方法

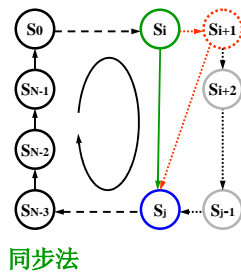
- 用N进制计数器构成M进制计数器
- 若 $M < N$ ，可在计数过程中设法跳过N-M个多余状态
 - 反馈清零法，简称清零法，也称复位法
 - 反馈置数法，简称置数法，也称置位法
- 若 $M > N$ ，用多片N进制计数器级联，配合清零/置数法构成

清零法和置数法

清零法



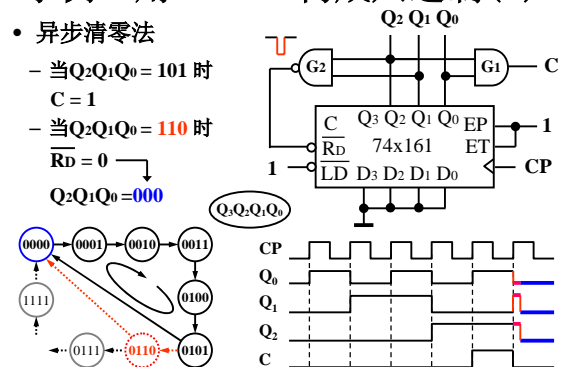
置数法



示例—用74x161构成六进制(1)

异步清零法

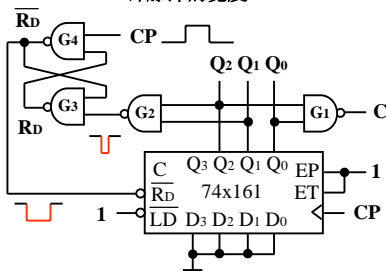
- 当 $Q_2Q_1Q_0 = 101$ 时 $C = 1$
- 当 $Q_2Q_1Q_0 = 110$ 时 $\overline{R_D} = 0$
- $Q_2Q_1Q_0 = 000$



示例—用74x161构成六进制(2)

异步清零法的改进

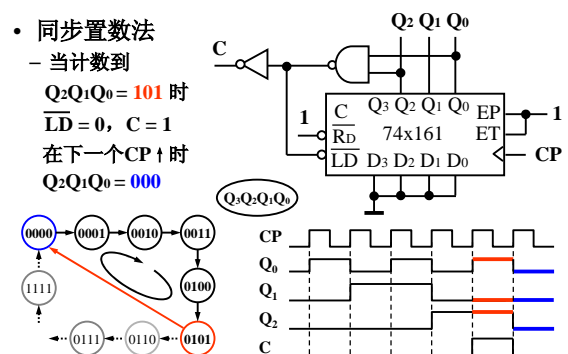
- 将复位脉冲的宽度延长至时钟脉冲的宽度
- 正常计数时 $\overline{R_D} = 1$
- 当 $Q_2Q_1Q_0 = 110$ 时 ($CP=1$) $\overline{R_D} = 0$
- 直到 $CP=0$ 时 $\overline{R_D} = 1$



示例—用74x161构成六进制(3)

同步置数法

- 当计数到 $Q_2Q_1Q_0 = 101$ 时 $\overline{LD} = 0, C = 1$
- 在下一个 $CP \uparrow$ 时 $Q_2Q_1Q_0 = 000$



示例—用74x161构成六进制(4)

- 同步置数法 (另一种实现)

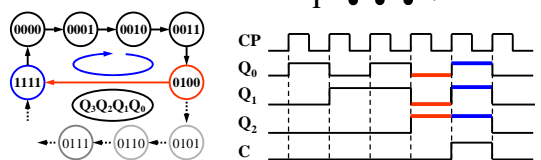
- 当计数到

$Q_2Q_1Q_0 = 100$ 时

$\overline{LD} = 0$

在下一个CP↑时

$Q_3Q_2Q_1Q_0 = 1111$, $C = 1$

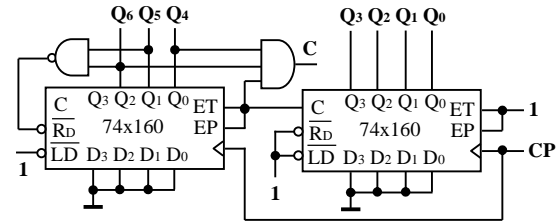


示例—用74x160构成60进制

- 74x160: 异步清零四位同步十进制加计数器

$$M = 60 = 6 \times 10$$

级联 + 异步单独清零



示例—用74x160构成29进制

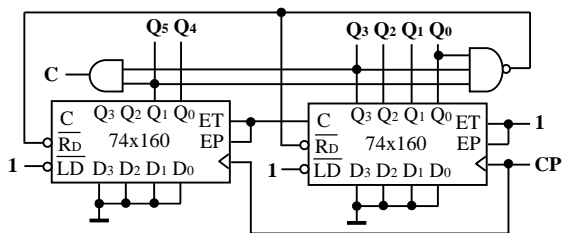
- 级联 + 异步整体清零

- 当 $Q_5 \sim Q_0 = 28$, 即

$(10\ 1000)_{BCD}$ 时, $C = 1$

- 当 $Q_5 \sim Q_0 = 29$, 即

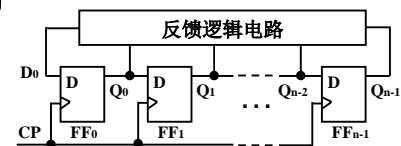
$(10\ 1001)_{BCD}$ 时, $\overline{RD} = 0$



移位寄存器型计数器

- 在移位寄存器的基础上加反馈逻辑电路而构成的具有特殊编码的同步计数器

- 一般结构

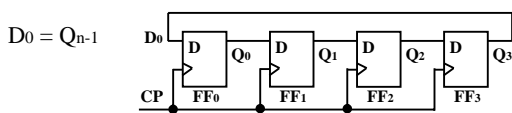


- 反馈函数

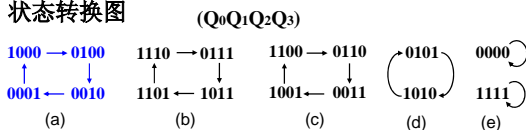
$$D_0 = F(Q_0, Q_1, \dots, Q_{n-1})$$

环形计数器

- 将移位寄存器的串行输出与串行输入直接相连



- 状态转换图

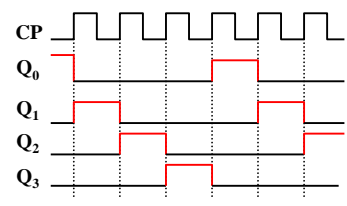


若取(a)为有效循环, 则(b)~(e)为无效循环

环形计数器(续)

- 优点: 无需附加译码电路即可输出顺序脉冲, 称之为顺序或节拍脉冲发生器

- 缺点: 状态利用率低, n个触发器构成的环形计数器仅有n个有效状态, 有 $2^n - n$ 个无效状态



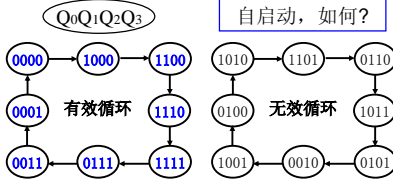
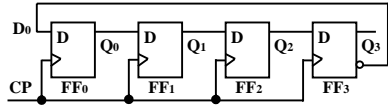
时序图

扭环形计数器

$$D_0 = \overline{Q_{n-1}}$$

- 也称约翰逊计数器

- 有效循环: 每次状态转换, 只有一位发生改变
- 有效状态数是环形计数器的两倍



自启动扭环形计数器

$D_0 = \overline{Q_3}$

状态表

Q_0, Q_1	Q_2, Q_3	$Q_0^n, Q_1^n, Q_2^n, Q_3^n$	$Q_0^{n+1}, Q_1^{n+1}, Q_2^{n+1}, Q_3^{n+1}$
00	00	0 0 0 0	1 0 0 0
00	01	0 0 0 1	0 0 0 0
00	11	0 0 1 0	x x x x
00	10	0 0 1 1	0 0 0 1
01	00	0 1 0 0	x x x x
01	01	0 1 0 1	x x x x
01	11	0 1 1 0	x x x x
01	10	0 1 1 1	0 0 1 1
10	00	1 0 0 0	1 1 0 0
10	01	1 0 0 1	x x x x
10	11	1 0 1 0	x x x x
10	10	1 0 1 1	1 1 1 0
11	00	1 1 0 0	1 1 0 0
11	01	1 1 0 1	x x x x
11	11	1 1 1 0	1 1 1 0
11	10	1 1 1 1	0 1 1 1

自启动扭环形计数器(续1)

$D_0 = \overline{Q_3}$

状态表

Q_0, Q_1	Q_2, Q_3	$Q_0^n, Q_1^n, Q_2^n, Q_3^n$	$Q_0^{n+1}, Q_1^{n+1}, Q_2^{n+1}, Q_3^{n+1}$
00	00	0 0 0 0	1 0 0 0
00	01	0 0 0 1	0 0 0 0
00	11	0 0 1 0	1 0 0 1
00	10	0 0 1 1	0 0 0 1
01	00	0 1 0 0	1 0 1 0
01	01	0 1 0 1	0 0 1 0
01	11	0 1 1 0	1 0 1 1
01	10	0 1 1 1	0 0 1 1
10	00	1 0 0 0	1 1 0 0
10	01	1 0 0 1	0 1 0 0
10	11	1 0 1 0	1 1 0 1
10	10	1 0 1 1	0 1 0 1
11	00	1 1 0 0	1 1 1 0
11	01	1 1 0 1	0 1 1 0
11	11	1 1 1 0	1 1 1 1
11	10	1 1 1 1	0 1 1 1

自启动扭环形计数器(续2)

$D_0 = \overline{Q_3} + Q_1\overline{Q_2}$

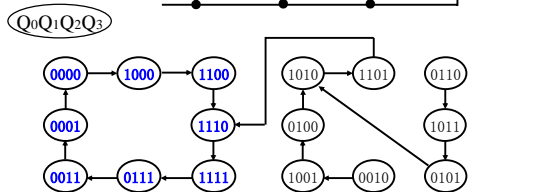
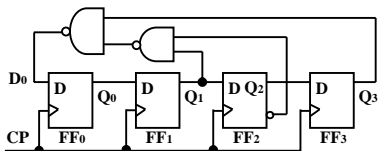
状态表

Q_0, Q_1	Q_2, Q_3	$Q_0^n, Q_1^n, Q_2^n, Q_3^n$	$Q_0^{n+1}, Q_1^{n+1}, Q_2^{n+1}, Q_3^{n+1}$
00	00	0 0 0 0	1 0 0 0
00	01	0 0 0 1	0 0 0 0
00	11	0 0 1 0	1 0 0 1
00	10	0 0 1 1	0 0 0 1
01	00	0 1 0 0	1 0 1 0
01	01	0 1 0 1	0 0 1 0
01	11	0 1 1 0	1 0 1 1
01	10	0 1 1 1	0 0 1 1
10	00	1 0 0 0	1 1 0 0
10	01	1 0 0 1	0 1 0 0
10	11	1 0 1 0	1 1 0 1
10	10	1 0 1 1	0 1 0 1
11	00	1 1 0 0	1 1 1 0
11	01	1 1 0 1	0 1 1 0
11	11	1 1 1 0	1 1 1 1
11	10	1 1 1 1	0 1 1 1

自启动扭环形计数器(续2)

$$D_0 = \overline{Q_3} + Q_1\overline{Q_2}$$

$$= \overline{Q_3} + Q_1\overline{Q_2}$$



The End